

**Glasfasergestützte Synchronisation des
BGO-OD-Experiments mit den Strahlpaketen von
ELSA**

Jens Knaust

Bachelorarbeit in Physik
angefertigt im Physikalischen Institut

vorgelegt der
Mathematisch-Naturwissenschaftlichen Fakultät
der
Rheinischen Friedrich-Wilhelms-Universität
Bonn

September 2015

1. Gutachter: Prof. Dr. Hartmut Schmieden
2. Gutachter: Dr. Fabian Hügging

Danksagung

Für die Gelegenheit diese Bachelorarbeit, mit ihrer für mich sehr reizvollen Aufgabenstellung, zu schreiben möchte ich mich bei Herrn Professor Dr. Hartmut Schmieden bedanken. Ebenfalls den Mitgliedern seiner Arbeitsgruppe für die freundliche Aufnahme und Unterstützung während dieser 4 Monate. Hervorzuheben ist dabei Jürgen Hannapel, welcher auch bei schwierigen Problemstellungen einen Rat wusste und in der letzten Phase freundlicherweise Korrektur las.

Großer Dank gilt auch der Arbeitsgruppe ELSA die den Zugang zu wichtigen Messgeräten, insbesondere dem Oszilloskop, gewährte und in deren Elektroniklabor ich viele Stunden mit den Messungen verbrachte.

Ebenso wurde dieses Projekt von Herrn Helmut Kortmann und Dr. Wilfried Franzen von der IT-Abteilung des Physikalischen Instituts bzw. HRZ durch die großzügige Leihgabe der 10-Gbit/s-Transceiver unterstützt.

Weiterer Dank gilt den Autoren der Bücher aus denen ich einige Abbildungen verwenden durfte.

Inhaltsverzeichnis

1	Einleitung	1
2	Das BGO-OD-Experiment und ELSA	3
2.1	Elektronen Stretcher Anlage ELSA	3
2.2	BGO-OD-Experiment	4
2.2.1	Zeitmessung	6
2.2.2	Datennahme	6
3	Projektentwicklung	9
3.1	Hochgeschwindkeitsdatenübertragung	11
3.1.1	Benötigte Bandbreite	11
3.1.2	Differenzielle Datenübertragung	13
3.1.3	Jitter	14
3.2	Lichtleiter	16
3.2.1	Physikalische Grundlagen	16
3.2.2	Der SFP(+) Standard	16
4	Das fertige Design	19
4.1	Der Komparator MAX9601 und die SFP-Transceiver	19
4.2	Testplatine	19
4.2.1	Schaltplan	20
4.2.2	Der Komparator	20
4.2.3	GBIC-Modul	21
4.3	Empfänger- und Mezzanine-Karte	22
4.3.1	Schaltplan der Mezzanine Karte	22
5	Evaluation	23
5.1	Messungen im Labor	23
5.1.1	Neutralmessung	24
5.1.2	Jitter mit 1-Gbit/s- und 10-Gbit/s-Modul	24
5.2	Ergebnisse der Strahlzeit vom Juni/Juli 2015	25
5.2.1	Störempfindlichkeit	25
5.2.2	Messdaten	27
6	Fazit und Ausblick	31
A	Weitere Informationen	33
A.1	Bunchlänge von ELSA	33
A.2	SFP Spezifikation	34

A.3	Weitere Spezifikationen des MAX9601	35
A.4	Messaufbau zur Jittermessung	36
B	Schaltpläne und Bilder der Komponenten	37
B.1	Bilder der Komponenten	43
	Literatur	47
	Abbildungsverzeichnis	49
	Tabellenverzeichnis	51
	Glossar	53

Einleitung

Auf die Frage, woraus die Welt um uns besteht, wurde im antiken Griechenland das Konzept des Atoms geprägt. Dieser kleinsten, nicht mehr weiter zerlegbaren Einheit (griech. *atomos* = unteilbar, unzerstörbar) kam man im Verlaufe des 20. Jahrhunderts näher. Die Erkenntnisse Rutherfords deuteten im Jahre 1909 auf eine innere Struktur in dem, was man Atom nannte. Der von Elektronen umgebene Atomkern wurde wiederum bald als eine Zusammensetzung von Protonen und Neutronen, den Nukleonen, identifiziert und heute wird deren Zusammensetzung aus Quarks und Gluonen erforscht. Beim Nukleon handelt es sich also um ein quantenmechanisches System aus gebundenen Teilchen das, wie schon Atom und Molekül, Anregungszustände besitzt. Während beim Molekül bereits sichtbares Licht genügt um angeregte Zustände zu erzeugen, ist beim Nukleon eine erheblich höhere Energie erforderlich. Sie wird mit Hilfe von Teilchenbeschleunigern zugeführt.

Angeregte Nukleonenzustände, sog. Resonanzen, sind sehr kurzlebig und zerfallen normalerweise über die starke Wechselwirkung durch Emission von Mesonen. Solche Reaktionen untersucht das BGO-OD-Experiment am Teilchenbeschleuniger ELSA. Aufgrund der hohen Geschwindigkeit der beteiligten Teilchen und der hohen Ereignisraten ist dabei eine hohe Zeitauflösung notwendig. Beim Detektor „Daisy“ des BGO-OD-Experiments beträgt diese potentiell < 100 ps. Allerdings steht derzeit keine hinreichend genaue Zeitreferenz zur Verfügung. Die dazu im BGO-OD-Experiment üblicherweise verwendete Photonenmarkierungsanlage erreicht bestenfalls eine Zeitauflösung von ca. 200 ps.

Im Rahmen dieser Arbeit wurde darum eine glasfasergestützte Taktübertragung der Hochfrequenz des Beschleunigers entwickelt. Die damit geschaffene Referenz zwischen den einzelnen Teilchenpaketen des Elektronenstrahls und der Zeitmessung am Experiment ermöglicht die notwendige höhere zeitliche Auflösung.

Die Arbeit gliedert sich wie folgt:

Zu Beginn wird in Kapitel 2 das BGO-OD-Experiment vorgestellt. Darauf aufbauend wird in Kapitel 3 auf das Grundprinzip der im Rahmen dieser Arbeit aufgebauten HF-Übertragung sowie die technischen Anforderungen eingegangen. Das Ergebnis wird in Kapitel 4 präsentiert. Ein Vergleich anhand von Messungen unter Laborbedingungen sowie während einer Strahlzeit findet dann in Kapitel 5 statt. Schließlich fasst Kapitel 6 zusammen und gibt kurzen Ausblick auf weitere Anwendungen.

Das BGO-OD-Experiment und ELSA

2.1 Elektronen Stretcher Anlage ELSA

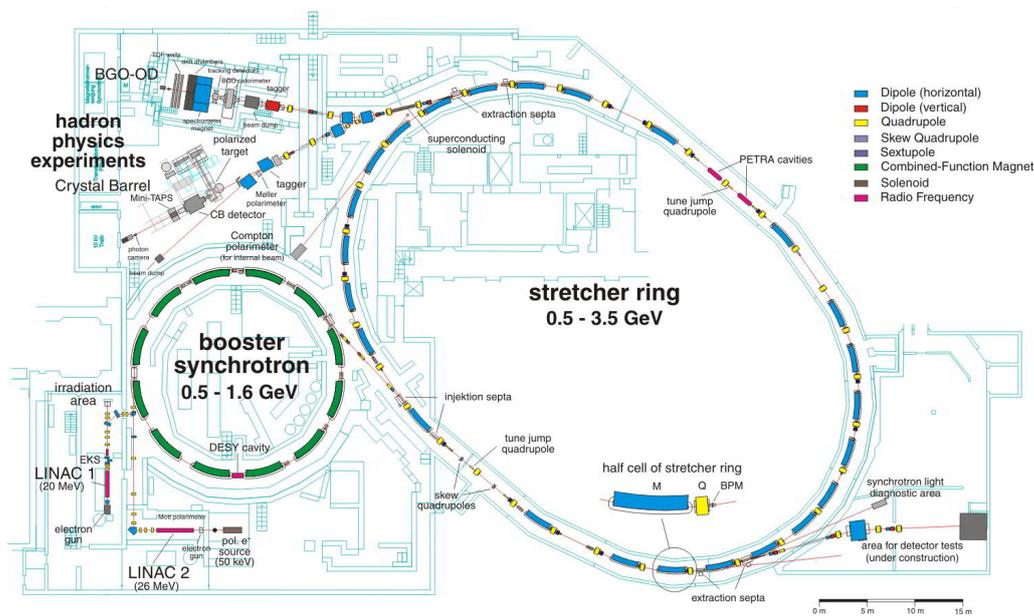


Abbildung 2.1: Grundriss der Elektronen Stretcher Anlage ELSA von [1]

Die Elektronen Stretcher Anlage, kurz ELSA, liefert den für das nachfolgend vorgestellte BGO-OD-Experiment notwendigen Elektronenstrahl. Dieser kann polarisiert sowie unpolarisiert sein und eine Energie von bis zu 3,5 GeV besitzen. Der im physikalischen Institut der Rheinischen Friedrich-Wilhelms Universität in Bonn befindliche Beschleuniger ist schematisch in Abb. 2.1 dargestellt und lässt sich in vier Abschnitte gliedern. Die erste Stufe bildet wahlweise der Linearbeschleuniger LINAC 1 (unpolarisierter Strahl bis 20 MeV) oder LINAC 2 (polarisierter Strahl bis 26 MeV). Daran schließt sich ein Booster-Synchrotron für Energien von 0,5 bis 1,6 GeV an welches den Elektronenstrahl danach in den Stretcherring leitet. Dieser kann den Strahl sowohl für einige Zeit speichern als auch auf die maximale Energie von 3,5 GeV beschleunigen bevor dieser in die Experimente, u.a. BGO-OD, ausgekoppelt wird. Die Hochfrequenz zur Beschleunigung der Teilchenpakete im Ring und damit ihr zeitlicher Abstand beträgt $f_{HF} = 499,67$ MHz.

2.2 BGO-OD-Experiment

Das BGO-OD-Experiment dient der Untersuchung der Nukleonstruktur mittels Meson-Photoproduktion und ist schematisch in Abb. 2.2 dargestellt. Der Name setzt sich aus dem für den zentralen Detektor verwendeten Material Bismuthgermanat ($\text{Bi}_4\text{Ge}_3\text{O}_{12}$) sowie der offenen Dipol Konfiguration des dahinter befindlichen Spektrometernagneten zusammen.

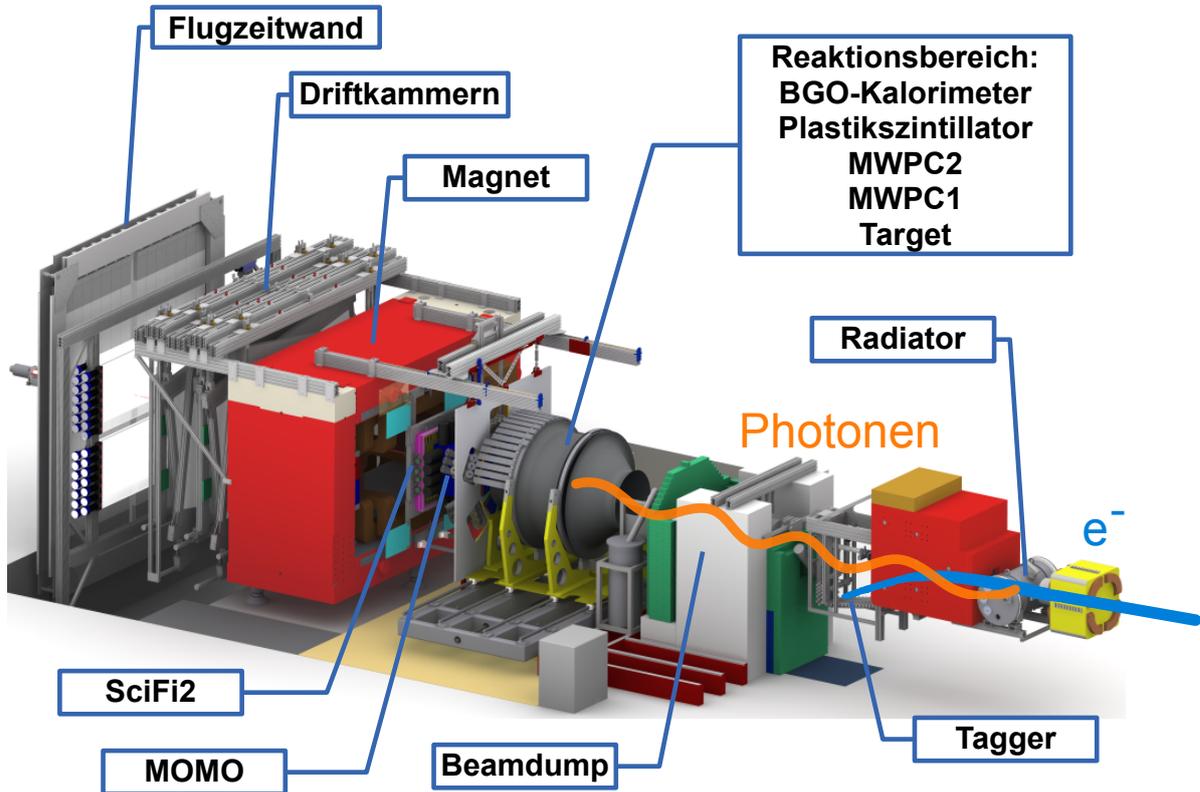


Abbildung 2.2: Übersicht über das BGO-OD-Experiment

Radiatoren und Goniometer

Der rechts im Bild eintretende Elektronenstrahl trifft zunächst auf einen Radiator an dem durch Bremsstrahlung Photonen erzeugt werden. Um die Positionierung verschiedener Radiatoren ohne Öffnen des Vakuumrohrs zu ermöglichen sind diese auf einem sog. *Goniometer* befestigt. Insbesondere zur Justierung des für die Erzeugung linear polarisierter Photonen notwendigen Kristalls erlaubt es das Goniometer nicht nur die Position mit einer Auflösung $\approx 1 \mu\text{m}$, sondern auch die Orientierung mit $\approx 0,016^\circ$ einzustellen.

Photonenmarkierungsanlage

Nach dem Radiator werden die Elektronen in Abhängigkeit von ihrer Restenergie in einem Magnetfeld ($B_{\text{max}} = 2 \text{ T}$) auf unterschiedliche Bahnkurven abgelenkt um dort auf die jeweiligen Szintillationsdetektoren zu treffen. Mithilfe dieser sog. *Photonenmarkierungsanlage* (engl. *Tagger*) lässt sich somit aus der Bahnposition die Energie des gestreuten Elektrons bestimmen. Bei koinzidenten Nachweis einer Reaktion im Experiment kann daraufhin, mithilfe der bekannten Strahlenergie, auf die des zuvor erzeugten

Photons geschlossen werden. Aufgrund der räumlichen Begebenheiten sind, wie in Abb. 2.3 graphisch dargestellt, die 120 Szintillatoren in einer horizontalen und in einer vertikalen Linie angeordnet. Die einzelnen Szintillatoren überlappen zu $\approx 55\%$ um Einflüsse von Signalen die nicht vom Radiator stammen in Zweier- und Dreierkonzidenzmessung unterdrücken zu können. Dadurch ist es möglich insgesamt 237 Tagger Kanäle für einen Energiebereich des einfallenden Strahls von 10-90 % zu bilden.

Die höchste Ereignisrate haben dabei die Kanäle für große Elektronenenergie, welche dem oberen Teil der vertikalen Kette zuzuordnen sind. Aufgrund dessen wurde nicht überall der selbe Typ Photomultiplier (*PMT*), sondern für die letzten 33 ein für hohe Raten besonders geeignetes Modell mit höherer Zeitauflösung¹ verbaut.

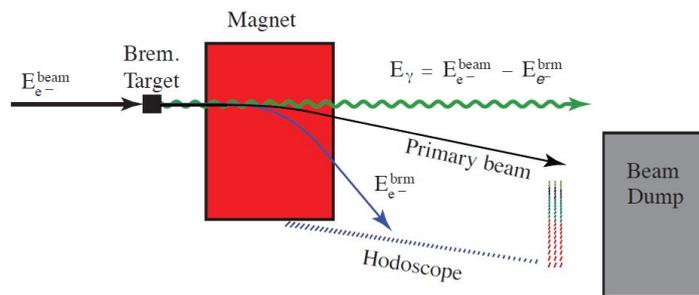


Abbildung 2.3: Aufbau der Photonenmarkierungsanlage/Tagger [2].

Reaktions- und Vorwärtsbereichbereich

Ungestrene Elektronen werden nach Ablenkung im Tagger-Magneten im *Beamdump* absorbiert. Die Photonen erreichen im Inneren des *BGO-Kalorimeters* das Target, welches gewöhnlich flüssiger Wasserstoff oder Deuterium ist. Die bei der Reaktion entstehenden Teilchen treffen dann auf die verschiedenen Detektoren, welche sich in die Zentral- und Vorwärtsbereich unterteilen lassen.

Der Zentralbereich enthält im Innersten das Target. Dieses wird von zwei **MWPC**² umschlossen welche zur Bahnbestimmung mit $\Delta\phi \approx 2^\circ$ und $\Delta\theta \approx 1^\circ$ dienen. Darauf folgt ein Zylinder aus Szintillationsdetektoren welcher die Unterscheidung zwischen geladenen und neutralen Teilchen ermöglicht. Die äußerste Schicht bildet das aus 480 der namensgebenden BGO Kristalle bestehende und vom ehemaligen **GRAAL-Experiment**⁴ stammende Kalorimeter. Dieses besitzt eine Energieauflösung von $\Delta E \approx 3\%$ ⁵ bei einer zeitlichen Auflösung von $\Delta t \approx 3$ ns. Insgesamt wird damit ein Winkelbereich von $25^\circ < \theta < 155^\circ$ abgedeckt.

Für einen Teil des in Vorwärtsrichtung nicht abgedeckten Bereichs steht ein Spektrometer mit offenen Dipolmagneten zur Verfügung. Es detektiert geladene Reaktionsprodukte vom Target im Winkelbereich von 8° vertikal und 10° horizontal. Vor dem Magneten befinden sich dazu die zwei Szintillationsdetektoren **MOMO**⁶ und **SciFi2**⁷ die in Kombination mit den Driftkammern hinter dem Magneten eine

¹ „R7400U“ von Hamamatsu Photonics statt „9111B“ von ET Enterprises

² **M**ultiwire **P**roportional **C**hamber

³ Die z-Achse des Koordinatensystems verläuft in Richtung des Elektronenstrahls. θ und ϕ bezeichnen den Polar- bzw. Azimutalwinkel.

⁴ **G**renoble **A**nneau **A**ccelerateur **L**aser

⁵ FWHM für 1 GeV Photonen

⁶ **M**onitor of **M**esonic **O**bservables

⁷ **S**cintillation **F**ibres

Impulsbestimmung ermöglichen. Um zusätzlich auch die Masse der emittierten Teilchen ermitteln zu können steht eine Flugzeitwand⁸ mit einer Zeitauflösung von 250 ps für den Winkelbereich bis 12° zur Verfügung.

Des Weiteren gibt es die Detektoren **SciRi**⁹ und Daisy, welche beide in Vorwärtsrichtung in geringem Abstand zum Target und noch vor dem Magneten angebracht sind. SciRi deckt einen Winkelbereich von $\theta = 10 - 25^\circ$ ab und besteht aus 96 Segmenten von Plastiksintillatoren mit angebrachten Avalanche Photo Dioden (APD). Die „Daisy“ getaufte Widerstandsplattenkammer (**MRPC**¹⁰) dient im Gebiet von $\theta = 8,5 - 25^\circ$ ebenfalls zur Messung von geladenen Teilchen. Sowohl SciRi als auch Daisy würden von einer erhöhten Zeitauflösung im Experiment profitieren. Die hohe Zeitauflösung von Daisy von unter 100 ps kann aufgrund der höheren Unsicherheit beim Triggersignal derzeit nicht ausgenutzt werden. Diese Steigerung soll durch das in dieser Arbeit vorgestellte System ermöglicht werden.

2.2.1 Zeitmessung

Die elektronische Zeitmessung im Experiment wird mithilfe sog. **TDC** (Time-To-Digital-Converter) realisiert. Zum Einsatz kommen dabei verschiedene Modelle, beim Tagger ist dies der im eigenen Haus entwickelte **jTDCv6** ([3]).

Diese auf einem Spartan-6 FPGA (Field Programmable Gate Array) basierende Einheit nutzt die Laufzeit in dessen Carry-Chain aus um eine sog. „tapped-delay-line“ zu erhalten. Die Carry-Chains sind ein spezieller Typ von Verbindungen im Chip der sich durch eine vergleichsweise gleichmäßige Gatterdurchlaufzeit auszeichnet. Das eingehende Start-Signal „wandert“ durch eine Kette dieser Carry-Chain Elemente wobei sich an jeder Stufe ein Flip Flop befindet. Jedes zweite davon wird mit einer Taktfrequenz von 400 MHz gesampelt. Dieser Takt dient der groben Zeitmessung mit einer Auflösung von 2,5 ns. Durch Analyse der Muster die sich durch Ausbreitung der Signale in der 84-Bit langen Carry-Chain ergeben kann dann eine genauere Einordnung mit bis zu ≈ 30 ps RMS erfolgen.

2.2.2 Datennahme

Das System zur Datennahme („DAQ“) im Experiment ist schematisch in Abb. 2.4 zu sehen. In der Mitte (braun) befinden sich die eigentlichen Detektoren deren Datenströme sich in Meßdaten (rechter Zweig, türkis) und Trigger-Signale (linker Zweig, grau) unterteilen lassen.

Diese Trigger-Signale werden in den sog. „global Trigger“ geleitet. In diesem werden zunächst die Laufzeitunterschiede zwischen den verschiedenen Trigger-Signalen auf ≈ 800 ps genau ausgeglichen um diese miteinander in Beziehung setzen zu können. Bei Erkennen einer vorher definierten Bedingung für aufzuzeichnende Ereignisse wird dann ein globales Trigger-Signal an das Synchronisationssystem gesendet.

Alle daran angeschlossenen Module sind auf eine gemeinsame Frequenz von 200 MHz synchronisiert. Durch das globale Trigger-Signal senden diese alle Messdaten aus einem Zeitfenster von $\approx 1 \mu\text{s}$ um den Triggerzeitpunkt. In diesem haben zwei Strahleinläufe stattgefunden, da der Beschleuniger mit $500 \text{ MHz} \equiv 2 \text{ ns}$ arbeitet.

Im Nachhinein werden dann auf diese Daten verschiedene Korrekturen für den Startzeitpunkt und die Verzögerungen unter den Einheiten angewendet um den Datensatz eines Ereignisses zu gewinnen. Gemeinsame Referenz ist dabei das globale Trigger-Signal.

Der Tagger ist Teil jeder Triggerbedingung und hat eine vor allem durch die Photomultiplier begrenzte

⁸ engl. Time of Flight Wall, ToF Wall

⁹ Scintillation Ring

¹⁰ Multi-Gap Resistive Plate Chamber

Auflösung von ≈ 200 ps ([4]). Da er unter allen Detektoren mit die beste Zeitaufösung besitzt ist auch die Unsicherheit für den korrigierten Startzeitpunkt auf diesen Wert begrenzt.

Mithilfe des in dieser Arbeit vorgestellten Systems soll eine Verbesserung auf die Länge des die Reaktion hervorrufenden Paketes von $\sigma = 14$ ps (1,2 GeV) - 91 ps (3,4 GeV) ¹¹ erzielt werden. Grundlage dafür ist die Hochfrequenz des Beschleunigers, welche aber wegen der zu hohen Ereignisrate nicht direkt mit einem TDC verarbeitet werden kann. Stattdessen wird ein dedizierter TDC auf das HF-Signal synchronisiert und mit diesem der Startzeitpunkt gemessen. Die Korrektur des Startzeitpunkts ermöglicht dadurch beispielsweise die Flugzeitmessung zwischen Target und räumlich naheliegenden Detektoren mit erhöhter Genauigkeit.

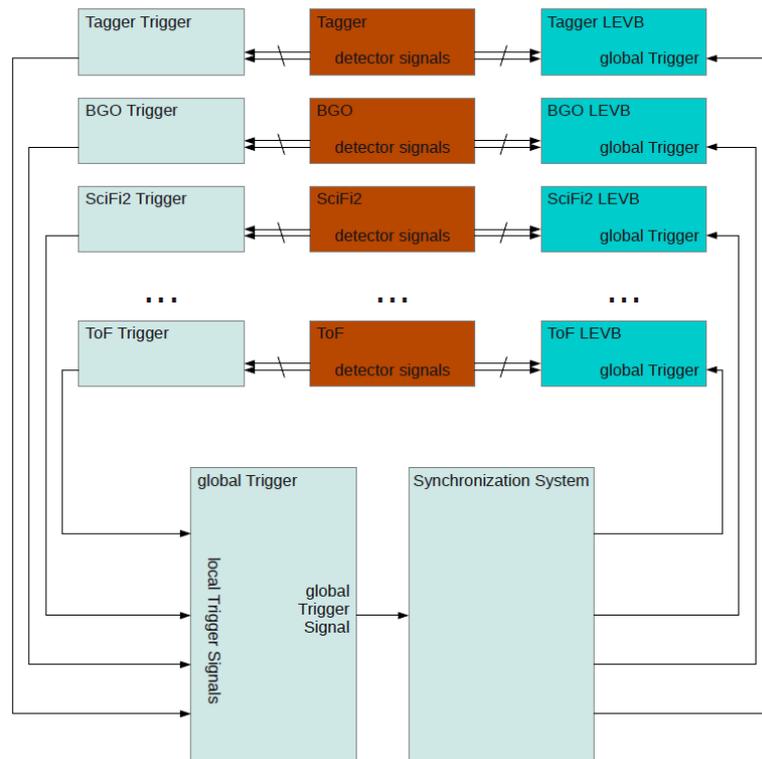


Abbildung 2.4: Aufbau des Systems zur Datennahme beim BGO-OD-Experiment. [7]

¹¹ Eine graphische Darstellung ist im Anhang in Abschnitt A.1 zu finden [5],[6].

Projektentwicklung

Die Kernaufgabe des in dieser Arbeit vorgestellten Moduls ist es, die Frequenz, mit der die Teilchenpakete aus dem Beschleuniger in das Experiment eintreten, zum Zeitmessmodul **jTDC4Elsa** zu übertragen. Eine schematische Darstellung des Aufbaus ist in Abb. 3.1 zu sehen.

Im sog. „HF-Raum“ von ELSA befindet sich der Funktionsgenerator, der die $f_{\text{HF}} \approx 500 \text{ MHz}$ in Form eines Sinussignals in eine Verteilerstation einspeist. Von dort wird der Takt mit einem Koaxialkabel in das Sendemodul geführt und mithilfe eines Komparators in ein Rechtecksignal überführt. Mithilfe eines kommerziell erhältlichen Lichtleitermoduls, umgangssprachlich *Gigabit Interface Converter (GBIC)*, wird dieses über ein Glasfaserkabel zum Experiment übertragen. Der Ausgang des dort befindlichen Empfängermoduls wiederum ist mit dem Taktreferenzeingang des „jTDC4Elsa“ genannten TDC verbunden. In diesem synchronisiert sich eine sog. *PLL*¹ auf die halbe Eingangsfrequenz, d.h. 250 MHz ², was anschließend als Taktgrundlage für die Messungen des TDC dient.

Durch diese Maßnahmen ist die Phasenlage zwischen dem Eintreten der Strahlpakete ins Experiment und dem Beginn des Messintervalls der Zeitmessung fest (d.h. zeitunabhängig). Sie beträgt aber nicht 0° , da sowohl während der Übertragung über die Glasfaser als auch durch die Laufzeit des eigentlichen Strahls eine Verzögerung eingeführt wird. Die konstante Verzögerung kann im Nachhinein bei der Auswertung der Daten berücksichtigt werden, sodass die Hauptanforderung an das System eine beliebige aber möglichst konstante Phasenlage ist. Durch den Einsatz der **PLL** kann diese im Prinzip stabilisiert werden. Das Regelverhalten der PLL ist in dieser Hinsicht jedoch nicht hinreichend spezifiziert und vermutlich stark von der Art des Jitters bzw. allgemein von der Qualität des Eingangssignals abhängig. Eine weitere Anforderung stellt die Übertragbarkeit über Distanzen von mehr als 100 m dar. Ferner ist speziell bei diesen Entfernungen die galvanische Trennung³ zwischen Sende- und Empfangsseite wünschenswert.

Erste Versuche wurden bereits mit der am Beschleuniger über Koaxialkabel verteilten Hochfrequenz gemacht. Die Signalqualität erwies sich aber als unzureichend und die PLL konnte sich auf dieser Grundlage nicht stabil synchronisieren. In den beiden folgenden Kapiteln 3.1 und 3.2 werden weitere Entwurfsaspekte und Anforderungen des Systems beleuchtet. Zunächst wird dabei vor allem auf die elektronischen Gesichtspunkte wie das Platinendesign eingegangen und danach auch die optische Datenübertragung beleuchtet.

¹ englisch: **Phase Locked Loop**, deutsch: Phasenregelschleife. Eine Form von Oszillator dessen Phasenlage (und damit Frequenz) auf einen festen Wert in Bezug zu einem Eingangssignal geregelt wird. Hierbei kommt auch ein Filter zum Einsatz der im Besten Fall die Stabilität des Taktsignals erhöht.

² durch die geringere Sample-Frequenz verändert sich der Ressourcen-Verbrauch im FPGA, z.B. muss die Carry-Chain deshalb von 84 auf 140 Elemente wachsen.

³ Das Fehlen einer elektrisch leitenden Verbindung zwischen zwei Schaltungsteilen.

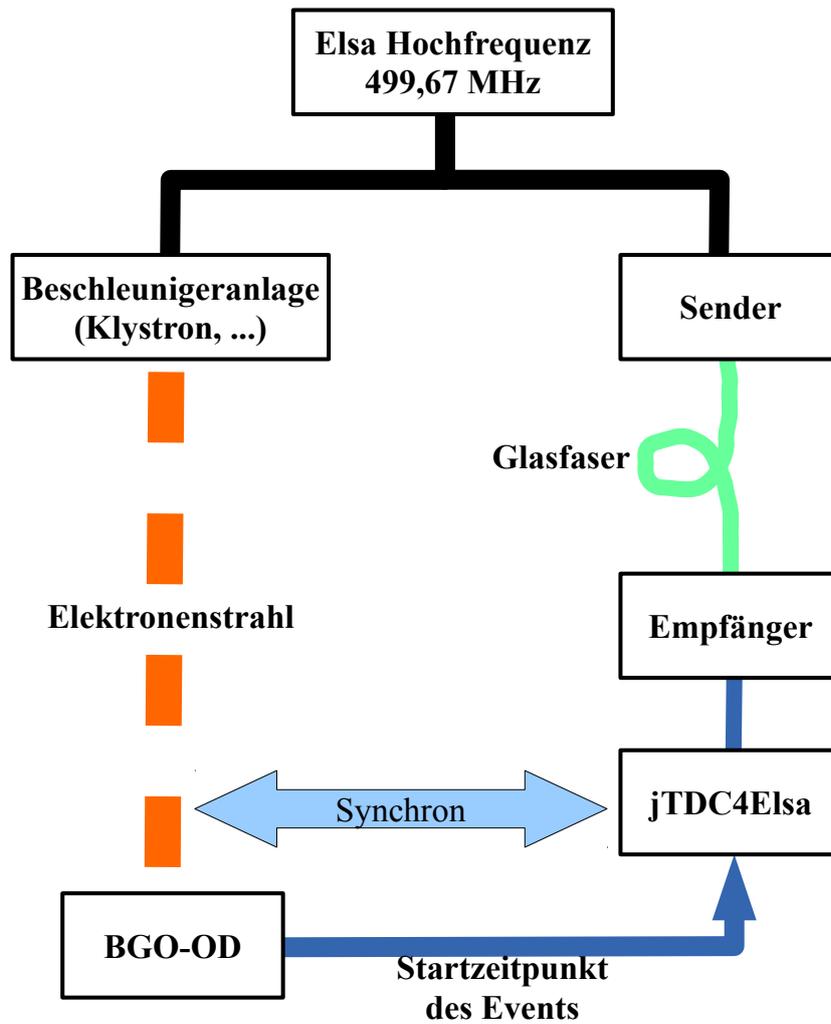


Abbildung 3.1: Schematische Darstellung des grundlegenden Aufbaus.

3.1 Hochgeschwindigkeitsdatenübertragung

3.1.1 Benötigte Bandbreite

Einem Signalverlauf lässt sich durch Fourierzerlegung eine Menge von beteiligten Frequenzen zuordnen. Der Sinus nimmt hierbei eine Sonderstellung als eine Art „reines“ Signal ein, weil er nur aus sich selbst besteht. Ein Rechtecksignal setzt sich zusätzlich zur Grundfrequenz ω aus Anteilen zusammen deren Frequenz ein ungerades Vielfaches der Grundfrequenz ($3\omega, 5\omega, \dots$) ist.

Das Spektrum eines digitalen Signals ist theoretisch unendlich breit, aber die Beiträge werden, wie in Abb. 3.2 gezeigt, mit steigender Frequenz kleiner. Zunächst beobachtet man einen Abfall von 20 dB pro Dekade, welcher dann kontinuierlich zunimmt. Zur Beurteilung der praktisch benötigten Bandbreite de-

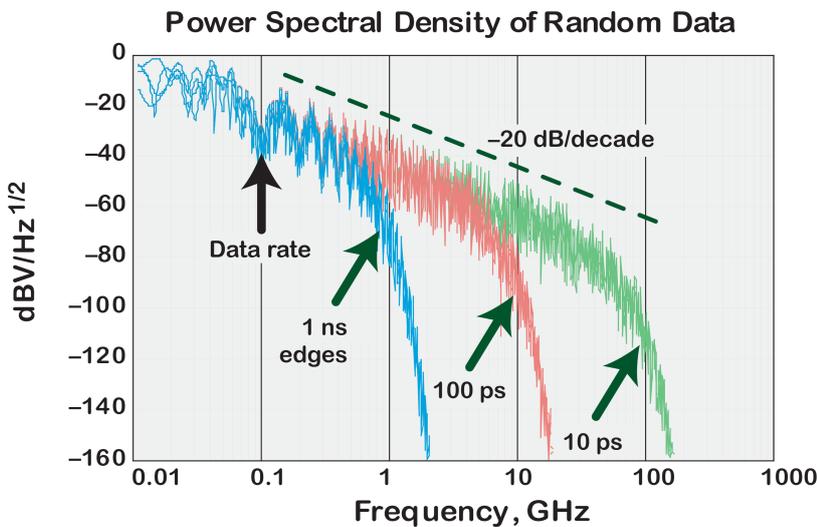


Abbildung 3.2: Leistungsspektrum vier zufälliger, digitaler Sequenzen bei unterschiedlichen Anstiegszeiten.

Mit freundlicher Genehmigung von Dr. Howard Johnson von www.sigcon.com

finiert man die sog. *knee frequency* f_{knee} . Ab dieser Frequenz liegt das Spektrum je nach Definition 3 dB oder 6,8 dB unterhalb der -20 dB pro Dekade Linie. Die folgende Abschätzung stammt aus [8]:

$$f_{knee} = \frac{K}{t_{rise}}, \quad K = \begin{cases} 0,5 & \text{bei 6,8 dB Abstand} \\ 0,34 & \text{bei 3 dB Abstand} \end{cases} \quad (3.1)$$

Wichtig ist hierbei, dass nicht die Grundfrequenz ω des Signals, sondern die Anstiegszeit t_{rise} , hier gemessen von 10 % auf 90 %, die entscheidende Größe ist. Ein 1 kHz Taktsignal mit $t_{rise} = 100$ ps Anstiegszeit benötigt demnach mit 5 GHz eine größere Bandbreite als ein 100 MHz Signal mit $t_{rise} = 1$ ns was 0,5 GHz entspricht.

Im hier vorgestellten System treten laut Datenblattangaben als schnellste Anstiegszeiten (20-80 %) im Sender typisch $t_{rise} = 200$ ps (Komparatorausgang) und am Empfänger als Minimalwert $t_{rise} = 24$ ps (Ausgang eines Glasfaser-Moduls mit 10-Gbit/s[9]) auf. Es gilt näherungsweise $t_{10-90\%} \approx 1,6 \cdot t_{20-80\%}$. Mit Hinblick auf die Realisierbarkeit im gegebenen Zeitrahmen⁴ wurde bei der Entwicklung von einer Anstiegszeit $t_{rise} = 100$ ps (10-90 %) ausgegangen. Dies entspricht einer notwendigen Bandbreite $f_{knee} = \frac{0,5}{100 \text{ ps}} = 5$ GHz.

⁴ Zwischen Beginn der Bachelorarbeit und der Strahlzeit lag ungefähr ein Monat. Um den Aufbau während der Strahlzeit testen zu können mussten die Platinen daher innerhalb eines Zeitraums von etwas mehr als einem Monat entwickelt und gefertigt werden.

Wellenwiderstand und Terminierung

Ein wichtiger Aspekt bei der Übertragung hochfrequenter Signale ist der Wellenwiderstand (auch Impedanz genannt), eine Eigenschaft des Mediums in dem sich die Information ausbreitet. Analog zum ohmschen Widerstand beschreibt er das Verhältnis von Strom zu Spannung. Er errechnet sich aber aus den frequenzabhängigen komplexen Widerständen, welche insbesondere von der Induktivität entlang des Leiters und der Kapazität zwischen Hin- und Rückstrompfad bestimmt werden. Ein gebräuchlicher Wert für den Wellenwiderstand ist $50\ \Omega$. Von besonderer Bedeutung ist diese Größe beim Phänomen der Reflexion die an Übergängen zwischen zwei Medien mit unterschiedlicher Impedanz auftritt. Um diesem entgegenzuwirken sollten Impedanzunterschiede bei Kabel, Steckverbindung und Leiterbahn vermieden werden. Zusätzlich kann aber auch das Ende dieser Verbindung einen Impedanzsprung darstellen, sodass ein Teil des vom Sender ausgesandten Pulses A zu diesem zurückwandert. Dieser prägt bereits ein neues Nutzsignal B auf welches mit dem reflektierten Signal A interferiert und eine zusätzliche Last für die Ausgangsstufe darstellen kann. Findet an dieser Stelle ebenfalls keine sog. Terminierung statt, so kann die Welle A erneut reflektiert werden und am Signalempfänger zur Interferenz mit dem aktuellen Nutzsignal B führen. Nur die ohmschen Verluste und die teilweise erfolgte Terminierung begrenzen die Wiederholung dieses Vorgangs.

Leitungs- und Kabellänge

Eine korrekte Impedanzanpassung stellt insbesondere im weiter oben angenommenen Frequenzbereich eine große Herausforderung dar. Geringe Fertigungstoleranzen z.B. bei den Lagenabständen oder die Kenntnis der Dielektrizitätszahl auf mehr als eine Nachkommastelle sind dafür notwendig. Der gegebene Zeitrahmen ließ eine solche Entwicklung, welche u.U. eine Testproduktion der Platine mit anschließender Messung der real erreichten Werte erfordert, nicht zu. Für kurze Leitungen ist der Einfluss einer geringen Fehlanpassung aber vernachlässigbar. Anschaulich erklärbar ist dieser Effekt durch die geringe Änderung des Signals in ausreichend kurzen Zeitintervallen. Wurde die Welle innerhalb dieser Zeit bereits reflektiert so tritt nur eine Interferenz zwischen zwei nahezu identischen Signalanteilen auf. Wie bereits bei der benötigten Bandbreite gibt es auch hier unterschiedliche Formeln zur Abschätzung. Allen gemein ist, dass die zurückgelegte Wegstrecke S kürzer als die Wellenlänge L des Signals oder die einer Flanke sein muss. Zu berücksichtigen ist hierbei die Abhängigkeit der Wellenlängen vom Medium. In ihrem Buch „High-Speed Digital Design a Handbook of Black Magic“ gehen Johnson und Graham [8] von einer 6 kürzeren Wegstrecke S aus:

$$L = t_{\text{rise}} \cdot \frac{c}{\sqrt{\epsilon}} > 6 \cdot S \quad (3.2)$$

Sie geben weiterhin für Aussenlagen auf **FR-4** Platinenmaterial eine Dielektrizitätskonstante im Bereich von $\epsilon = 2,8 - 4,5$ an. Während der Entwicklung hatte eine Minimierung der Leiterbahnstrecke an den kritischen Stellen die oberste Priorität und es wurde ein $\epsilon = 3,3$ angenommen. Die Verbindung zwischen Komparator-Ausgang mit typ. 200 ps Anstiegszeit (20-80 %) und dem Lichtleitermodul sollte nach Gl. 3.2 kürzer als $\approx 8,8$ mm sein, was mit einer Länge von 7 mm erreicht wurde.

Im Empfänger können bei Verwendung eines 10-Gbit/s-Moduls Anstiegszeiten von 24 ps (20-80 %) auftreten, sodass die Verbindung zum FPGA nur 1,06 mm lang sein sollte. Da das Empfängermodul eine Erweiterungskarte ist, erfolgt die Verbindung über einen Stecker und die FPGA-Platine zum ungefähr 25-60 mm entfernten FPGA-Chip. Auch die aus der Annahme von 100 ps (10-90 %) folgenden 4,4 mm können nicht eingehalten werden. Dadurch ist die abgeschätzte Maximallänge in jedem Fall weit überschritten und eine genauere Betrachtung der Impedanz notwendig. Die Spezifikation des 10-Gbit/s

Standard „SFF-8431“ gibt eine auf Platinen aus FR-4 erreichbare Strecke von 150-200 mm ([10]) an. Um die Auswirkungen einer Fehlanpassung auf der Erweiterungskarte zu begrenzen wurde die dortige Leiterbahnlänge auf, von physikalischen Ausmaßen der beteiligten Komponenten eingeschränkte, 5,6 mm minimiert. Wie die Messergebnisse später zeigen werden ist die Leiterbahnführung auf der vorgefertigten FPGA-Platine ([11]) von guter Qualität und auch für das 500 MHz Rechtecksignal geeignet.

3.1.2 Differenzielle Datenübertragung

Insbesondere bei höheren Datenraten wird oft eine sog. differenzielle Übertragung gewählt. Hierbei wird das Signal sowie eine logisch invertierte Version davon übertragen und vom Empfänger deren Differenz statt die Einzelpegel gegenüber Masse ausgewertet⁵. Dadurch ist diese Verbindungsform gegenüber äußeren Störeinflüssen die auf beide Leiter gleichermaßen wirken immun. Als weiterer Vorteil gegenüber der einfachen Übertragung von Signal und Masse ist die doppelt so hohe Signalamplitude am Empfänger zu nennen.

Auf Platinen werden differenzielle Leiterbahnen in der Regel als sog. *Microstrip* oder *Stripline* realisiert. Die Berechnungsverfahren wurden im Laufe der Zeit immer weiter verbessert. Bei der Entwicklung wirkten, abgesehen von Unterschieden im Bereich von $8\ \Omega$ zwischen den Simulatoren, vor allem die Fertigungstoleranzen begrenzend.

Die digitalen Signalstandards PECL und CML

Der Signalstandard des im entworfenen System verwendeten Komparators ist *Low Voltage Positive Emitter-Coupled Logic (LV-PECL)*. Die emittergekoppelte Logik ECL zählt zu den schnellsten erhältlichen Logikfamilien, welche in ihrer Ursprungsform eine negative Versorgungsspannung benötigt. Die Variante PECL verwendet dagegen eine positive Versorgungsspannung. Im Zuge der weiteren Optimierung von Geschwindigkeit und Leistungsbedarf entstand daraus die Abwandlung LV-PECL, welche mit $V_{CC}=3,3\text{ V}$ oder weniger betrieben wird. Im Gegensatz zu anderen Standards wird hierbei nicht gegen die Bezugsmasse, d.h. 0 V , terminiert. Stattdessen, wie in Abb. 3.3a zu sehen, geschieht dies gegen eine Zwischenspannung V_{term} welche 2 V unterhalb der Versorgungsspannung V_{CC} , d.h. bei $V_{\text{term}} = V_{CC} - 2\text{ V}$, liegt. Für den Betrieb der Ausgangsstufe ist diese Verbindung notwendig da sie als Gleichstrompfad für deren Transistoren und den notwendigen Ruhestrom sorgt. Einige Bauteile haben diese Verbindung bereits integriert oder stellen die Terminierungsspannung V_{term} selbst bereit.

Zur Beurteilung der Signalqualität ist die Möglichkeit einer direkten, impedanzangepassten Messung des PECL Ausgangs mit einem Oszilloskop wünschenswert. Erschwert wird dies durch die interne Verbindung der Massen aller Signaleingänge untereinander und den daraus resultierenden Abschluss gegen eine falsche Terminierungsspannung. Eine Möglichkeit zur korrektem Terminierung ist das in Abb. 3.3b dargestellte „Split Supply“. Die Versorgung der zu messenden PECL Schaltung erfolgt dabei durch eine Reihenschaltung von zwei Spannungsquellen. Deren Verbindungspunkt liegt auf der notwendigen Terminierungsspannung von $V_{CC} - 2\text{ V}$ und wird mit der Bezugsmasse des Oszilloskops verbunden.

Ein u.a. bei Lichtleitermodulen verwendeter Signalstandard ist *Current Mode Logic (CML)*. Im Vergleich zu ECL erfordert dieser weniger Aufwand bei der Terminierung, welche meistens in Form von $50\ \Omega$ zur Versorgungsspannung geschieht. Teilweise ist diese Verbindung schon im Chip integriert. Sowohl LV-PECL als auch CML haben eine differentielle Signalamplitude im Bereich von 800 mV . Ein AC-gekoppelten⁶ CML-Eingang kann daher von einem LV-PECL-Ausgang angesteuert werden.

⁵ der Strompfad muss natürlich geschlossen sein und der Eingangsspannungsbereich des Empfängers berücksichtigt werden

⁶ AC-Kopplung = Reihenschaltung eines Kondensators in den Signalpfad, welche gemäß dem so gebildeten Hochpass einen Wechselstromanteil überträgt. Die Gleichspannungspotentiale auf beiden Seiten werden dadurch entkoppelt.

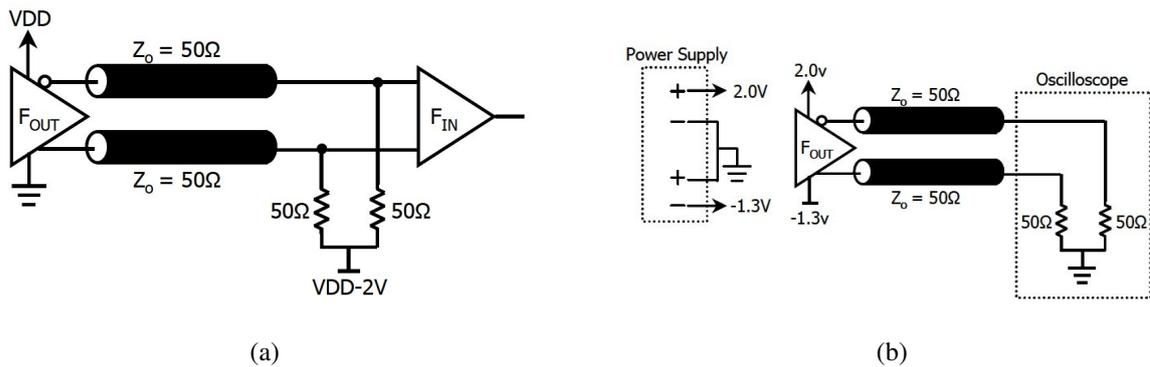


Abbildung 3.3: Unvollständige Auswahl an PECL Terminierungsmöglichkeiten. (a) ist die im Ersatzschaltbild zu erreichende Situation, welche für Oszilloskope durch (b) „Split-Supply“ realisiert ist. Entnommen aus der Application Note 20120509 von IDT [12].

3.1.3 Jitter

Als Jitter bezeichnet man die zeitlichen Abweichungen der wichtigen Charakteristiken eines beobachteten Signal von seiner Idealform. Unter diesen Charakteristiken versteht man dabei z.B. den Nulldurchgang der Flanke eines Digitalsignals. Es wird als eine Art „Zittern“ des Signalverlaufs wahrgenommen und entsteht auf verschiedene Arten. Die Klassifizierung der Jitterkomponenten geschieht im allgemeinen zuallererst in deterministisch *DJ* (engl. *deterministic jitter*) und zufällig *RJ* (engl. *random jitter*). Zum *random jitter RJ* zählen hierbei die auf rein statistische Effekte wie das Rauschen zurückführbaren Anteile. Während der *random jitter* wegen seiner als gaussförmig angenommenen Verteilung unbeschränkt ist besitzt der auf konkrete Einflüsse zurückführbare *deterministic jitter DJ* einem Maximalwert.

Klassifizierung

In Systemen bei denen an einer Schwelle das Eingangssignal in ein diskretes Ausgangssignal überführt wird ist das Eingangsrauschen eine wichtige Größe. Abbildung 3.4 verdeutlicht diesen Mechanismus. Die Ausprägung hängt dabei vor allem von der Zeit die das Signal im Bereich der Schwelle verbleibt ab und demnach führt eine hohe Anstiegsrate (engl. *Slew-Rate*) zu weniger Jitter. Ein weiterer Faktor ist deshalb die Stabilität der Versorgungsspannung, da diese die Slew-Rate beeinflussen kann.

Eine Untergruppe des *deterministic jitter DJ* ist der vom eigentlichen Datenstrom abhängige *data dependant jitter DDJ*. Dieser ist auf eine vom Datenstrom abhängige Anstiegszeit der Ausgangsstufe zurückzuführen. So kann es sein, dass diese z.B. nach einer längeren Sequenz von Nullen länger für einen Pegelwechsel benötigt als nach einer einzigen Null. Für die Übertragungsstrecke ist diese Art von Jitter uninteressant, da das Taktsignal aus einer einzigen, konstanten Sequenz (1010...) besteht. Von Relevanz ist hingegen der *periodic jitter PJ* welcher z.B. von den zeitlichen Schwankungen der Ausgangsspannung eines Schaltnetzteils hervorgerufen wird.

Die Summe aller Jitterkomponenten wird als sog. *total jitter TJ* bezeichnet und errechnet sich aus *random jitter RJ* und *deterministic jitter DJ* über [14]:

$$TJ = DJ_{pk-pk} + 2 \cdot n \cdot RJ_{RMS} \quad (3.3)$$

wobei *n* eine von der Fehlerquote der sog. *Bit Error Ratio (BER)* abhängige Konstante ist mit z.B. $n = 7,0$ für $BER = 1 : 10^{-12}$.

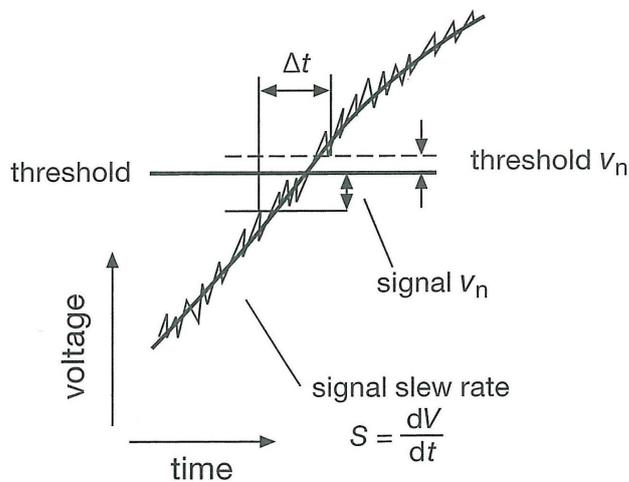


Abbildung 3.4: Verlauf eines Signals im Bereich einer Entscheidungsschwelle. Mit freundlicher Genehmigung von P. Horowitz und W. Hill [13]

Cycle-to-Cycle und Period Jitter

Im Zusammenhang mit dem Phasenrauschen werden viele unterschiedliche Größen definiert. Da hier eine Messreferenz und nicht ein nur rekonstruierbarer Datenstrom übertragen wird ist zunächst jede Art von Jitter zu minimieren.

Wie zu Anfang (Kapitel 3) erwähnt kann hierbei die PLL als ein dämpfendes Element wirken. Ein für diese wichtiges Maß ist der *cycle-to-cycle jitter* welcher die Variation der Periode zweier aufeinanderfolgender Takte ist. Sind diese kurzfristigen Schwankungen zu groß können sie eine Synchronisation der PLL verhindern.

Eine oft betrachtete und vergleichsweise leicht zu messende Größe ist der *period jitter*. Bei diesem wird eine Statistik über die Dauer einzelner Schwingungsperioden betrachtet. Der Mittelwert wird dabei als die zu vergleichende Referenzdauer gewählt und die Abweichungen davon als *period jitter* bezeichnet.

Maximal tolerierbarer Jitter

Das Programm zur Synthese des TDCs⁷ kann grobe Angaben zum zu erwartenden Spitzenwert des Jitters $J_{out_{pk-pk}}$ am Ausgang der PLL machen. Als Minimalwert, d.h. bei keinerlei Jitter am Eingang (*period jitter* $J_{in_{pk-pk}} = 0$ ps), gibt dieses einen peak-to-peak Wert von $J_{out_{pk-pk}} = 126$ ps an. Liegt das Eingangsphasenrauschen deutlich unter diesem Minimalwert so verändert sich diese Einschätzung nur wenig. Der Ausgangsjitter $J_{out_{pk-pk}}$ steigt bei einem Eingangsjitter von $J_{in_{pk-pk}} = 100$ ps nur um 1 ps an. Ab einem Eingangsjitter von 400 ps ($J_{out_{pk-pk}} = 149$ ps) wird das Verhalten vom Hersteller nicht weiter spezifiziert.

Die vom Programm gemachten Angaben lassen sich nicht überprüfen da dazu ein spezieller Messaufbau notwendig wäre. Neben einer Signalquelle mit veränderlichem Jitter müßte eine Möglichkeit geschaffen werden das Ausgangssignal der PLL aus dem FPGA herauszuführen ohne es dabei stark zu verfälschen. Aufgrunddessen wurde von maximal $J_{in_{pk-pk}} = 30$ ps ausgegangen. Dieser Wert basiert auf der Annahme, dass keinerlei Dämpfung des Jitters stattfindet und dieser in der gleichen Größenordnung wie die Auflösung des TDCs liegt.

⁷ Es handelt sich dabei die Software „Xilinx ISE v. 14.4“ respektive dem darin enthaltenen „Xilinx Clocking Wizard v. 3.6“.

3.2 Lichtleiter

Die Übertragung des Taktsignals geschieht auf optischem Wege, da für die benötigte Distanz von 100 m oder mehr geeignete Module verfügbar sind und gleichzeitig eine galvanische Trennung zwischen Sender und Empfänger gegeben ist. Die folgenden Abschnitte behandeln die physikalischen Grundlagen dieses Übertragungsprinzips sowie eine Zusammenfassung der für den Betrieb relevanten Eigenschaften der Lichtleitermodule.

3.2.1 Physikalische Grundlagen

Das Snelliussche Brechungsgesetz in Gl. 3.4 beschreibt die Änderung der Ausbreitungsrichtung eines Lichtstrahls am Übergang zwischen zwei Medien. Analog zur Reflektion in elektrischen Leitungen tritt dieser Effekt nur bei Impedanzunterschieden bzw. unterschiedlichem Brechungsindizes η_1, η_2 auf.

$$\sin(\delta_2) = \frac{\eta_1}{\eta_2} \cdot \sin(\delta_1) \quad (\text{Snelliussches Brechungsgesetz}) \quad (3.4)$$

Anhand von Gleichung 3.4 ist zu erkennen, dass für $\eta_1 > \eta_2$ und einen ausreichend großen Eintrittswinkel δ_1 keine reelle Lösung für den Austrittswinkel δ_2 existiert. In diesem Fall tritt sog. *Totalreflektion* auf d.h. der einfallende Lichtstrahl wird (fast) vollständig reflektiert und tritt nicht ins andere Medium mit η_2 ein. Dieser Effekt wird bei Glasfaserkabeln ausgenutzt und ermöglicht die Datenübertragung über große Strecken.

Die Reichweite ist dabei weniger durch der Dämpfung des Lichtsignals, sondern vor allem durch dessen sog. *Dispersion* begrenzt. Wie zu Beginn von Kapitel 3.1.1 erläutert, lässt sich ein Signal als eine Überlagerung vieler einzelner Fundamentalschwingungen darstellen. Ein Lichtpuls ist, ähnlich dem Rechtecksignal in Kapitel 3.1.1, als eine Überlagerung vieler Einzelwellen darstellbar. Die Ausbreitungsgeschwindigkeit der einzelnen Wellen wird dabei Phasengeschwindigkeit und die der gebildeten Hüllkurve Gruppengeschwindigkeit genannt. Bei Dispersion sind diese Phasengeschwindigkeiten unterschiedlich, sodass die ursprünglich gebildete Form nicht erhalten bleibt. Ein Lichtpuls „zerfließt“ mit fortschreitender Übertragungsstrecke bis er als solcher nicht mehr detektierbar ist. Da dieser Effekt bei den momentan verbreiteten Materialien im Wellenlängenbereich von 1 300 nm deutlich geringer ist als bei 850 nm, werden Erstgenannte für große Übertragungsstrecken favorisiert.

Weiterhin unterscheidet man zwischen sog. *Multi-Mode* und *Single-Mode* Glasfasern. In den Multi-Mode Fasern kann sich ein Signal auf mehreren Wegen, d.h. unter verschiedenen Reflexionswinkeln, ausbreiten. Am Ende wird deshalb eine Überlagerung vieler Anteile mit unterschiedlich langem Lichtweg detektiert. Die nutzbare Übertragungsdistanz wird dadurch verkürzt. In den dünneren Single-Mode Fasern tritt diese sog. „Modendispersion“ hingegen schwächer auf, da es nur eine Ausbreitungs Mode gibt.

3.2.2 Der SFP(+) Standard

Im Bereich der Netzwerktechnik und Telekommunikation ist insbesondere bei Switches der Einsatz separater Einschub-Module sog. „GBIC“ bzw. „SFP-Transceiver“⁸ verbreitet. Diese werden in die vorgesehenen Schächte des Switches eingesetzt und dienen der Bereitstellung einer spezifischen Form von Datenverbindung. Die immer noch verwendete Bezeichnung „GBIC“ (**G**igabit **I**nterface **C**onverter) geht dabei auf einen älteren Standard zurück. Heute ist u.a. der *Small Form-factor Pluggable (SFP)* Standard bzw. dessen für höhere Bandbreiten angepasster Nachfolger **SFP+** üblich. Ein Beispiel für ein

⁸ Sender (**T**ransmitter) und Empfänger (**R**eceiver)

SFP-Modul ist in Abb. 3.5 zu sehen. Durch diese Module ist die logischen Funktion einer Einheit (Switch) von der speziellen Implementation der eigentlichen Datenverbindung (SFP-Modul) entkoppelt. Das Übertragungsmedium, d.h. Lichtwellenleiter oder Kupferkabel, aber auch weitere Parameter wie z.B. Single- oder Multi-Mode Fasern und die Wellenlänge sind für den jeweiligen Anwendungszweck frei wählbar und die Netzwerkeinheit damit in beliebiger Konstellation verwendbar. Durch die Beschränkung auf die rein physische Funktionalität der Datenverbindung sind diese Module auch in anderen Szenarien, wie der gewünschten Übertragung des Taktsignals, einsetzbar.



Abbildung 3.5: Ein SFP-Transceiver, auch (Mini-)GBIC genannt, mit angeschlossenem Glasfaserkabel.

Die grundlegenden Eigenschaften von SFP(+) Transceivern werden in den zugehörigen Spezifikationen „SFF-8074i“ [15] bzw. „SFF-8431“ [10] definiert.

Der mechanische Aufbau sieht einen Metallschacht vor, in den ein Modul ähnlich Abb. 3.5 eingeschoben wird. Die elektrische Verbindung zum Transceiver wird über einen speziellen Stecker realisiert der gleichzeitig der Arretierung dient. Dessen 20 Kontakte lassen sich in die Gruppen Sender „TX“, Empfänger „RX“ und Steuerung unterteilen. Die Datenübertragung bei Sender „TX“ und Empfänger „RX“ geschieht differenziell in CML mit einer Impedanz von $100\ \Omega$. Beide sind im Modul AC-gekoppelt und der Eingang „RX_P“, „RX_N“ bereits abgeschlossen. Die Spannungsversorgung erfolgt getrennt mit $VCC_R = VCC_T = 3,3\ \text{V}$ und auch die Massen sind einzeln ausgeführt. Abgesehen von den Übertragungsraten unterscheiden sich die elektrischen Funktionalitäten von SFP und SFP+ vor allem in der Nutzung der verbleibenden Pins. In beiden Fällen gibt es LV-TTL Open-Collector Ausgänge zur Anzeige eines Fehlers im Sender (Pin 2, „TX_FAULT“) bzw. beim Empfang (Pin 8, „LOS=Loss Of Signal“). Des weiteren wird die Sendefunktion über das LV-TTL Signal an Pin 3 „TX_DISABLE“ gesteuert. Die Standardeinstellung ist dabei ein abgeschalteter Sender und wird über einen integrierten Pull-Up-Widerstand realisiert.

Die Aufgaben der weiteren Anschlüsse wurden mit der Zeit modifiziert. Diese dienen vor allem der Diagnose oder der Einstellung der Übertragungsbandbreite. Die Möglichkeiten zur Wahl der Geschwindigkeitsstufe sind dabei vom Modul abhängig. In der einfachsten Form wird durch Verbindung von Pin 7 „RATE_SELECT“ mit der Versorgungsspannung, von der Standardeinstellung der reduzierten auf die maximale Übertragungsbandbreite umgeschaltet. Zur Übertragung weiterer Informationen ist neben digitalen Signalpegeln auch eine serielle Übertragung über das „Two-Wire“ Interface vorgesehen. Dieses ermöglicht u.a. die Abfrage der Bezeichnung und Seriennummer des Transceivers oder auch der Temperatur. Zum Betrieb des Transceivers sind solche Funktionalitäten unwichtig und werden daher nicht genutzt.

Beide Spezifikationen machen Angaben zum Jitter und der anzuwendenden Messmethodik. In beiden Fällen wird als maximal erlaubter Jitter TJ am Ausgang des Empfängers $0,7\ \text{UI}$ angegeben. Die Einheit *unit intervall* (UI) bezieht sich dabei auf die Übertragungszeit eines einzelnen Datenbits. Ein 1-Gbit/s-Modul darf daher einen Jitter von bis zu 700 ps besitzen während beim 10-Gbit/s-Transceiver die Grenze bei 70 ps liegt.

Wahl des Moduls

Höhere Übertragungsraten benötigen tendenziell einen geringeren Jitter weshalb auf den ersten Blick ein 16 Gbit/s Modul geeigneter als eines für 1 Gbit/s erscheint. Es gibt aber für die Anwendung als Übertrager einer Taktreferenz eine Grenze. Über 10 Gbit/s kommen oft Techniken wie z.B. Taktrückgewinnung⁹ zum Einsatz. Dabei versucht eine Einheit im Empfänger sich auf den Takt des empfangenen Datenstromes¹⁰ per PLL zu synchronisieren und so die Fehlerrate zu senken. Abgesehen von der Ungewissheit ob sich diese PLL auf eine viel niedrigere als vorhergesehen Frequenz synchronisieren kann, ist der Einfluss weiterer Zwischenstufen in diesem speziellen Anwendungsfall unerwünscht. Gleiches gilt für die bei höheren Raten Anwendung findende, gleichzeitige Übertragung auf mehreren Wellenlängen. Dabei wird das serielle Eingangssignal in mehrere Datenströme zerlegt, unter Einsatz unterschiedlicher Wellenlängen über die gleiche Faser übertragen und am Empfänger wieder zum ursprünglichen Datenstrom zusammengesetzt.

Ein sehr wichtiger Punkt sind des Weiteren die stark ansteigenden Anschaffungskosten. Während der Preis für einen 10 Gbit/s Transceiver bei ungefähr 100 € beginnt übersteigt er ab dann für höhere Raten schnell 500 €.

⁹ Clock and Data Recovery (CDR)

¹⁰ Welcher geeignet codiert sein muss um längere Sequenzen mit gleichem Signalpegel zu vermeiden.

Das fertige Design

Auf Basis der im vorhergehenden Kapitel beschriebenen Aspekte wurden insgesamt drei Platinen mit der Software EAGLE entworfen. Einmal die **Testplatine**, welche im Sende Modul verbaut wurde, sowie auf Empfangsseite die nach Anbindung unterschiedenen **Mezzanine-Karte** und **Empfängerplatine**. Die Hauptkomponenten der Schaltungen bilden der Komparator sowie Stecker/Einschubschacht für den GBIC.

Alle Schaltpläne sind im Anhang in Kapitel B zu finden.

4.1 Der Komparator MAX9601 und die SFP-Transceiver

Für die Übertragung in digitaler Form sollte das eingehende Sinus-Signal zuerst mit einem Komparator in ein Rechtecksignal umgewandelt werden. Hierzu wurde der von Maxim Integrated produzierte MAX9601 gewählt, da dieser in anderen Projekten bereits erfolgreich eingesetzt wurde, gute Eigenschaften wie z.B. typ. 300 fs Ausgangsjitter besitzt¹ und außerdem in einem Gehäuse mit noch gut von Hand lötbaren Pin-Abstand (TSSOP-Gehäuse) erhältlich ist.

Während der ersten Tests und der Strahlzeit im Juni/Juli 2015 kam das 1,25-Gbit/s-Modul „HP J4858B“² zum Einsatz. Zu Vergleichszwecken wurde außerdem ein 10-Gbit/s-Modul vom Typ „Cisco SFP-10G-SR“³ herangezogen.

4.2 Testplatine

Zunächst wurde eine Platine (**Testplatine**) entworfen, an der alle relevanten Funktionen sowohl für Empfänger als auch Sender sowie separat der Komparator getestet werden konnten. Der MAX9601 beinhaltet gleich zwei Komparatoren, wobei der Ausgang des einen mit den Sende-Eingängen *TX_P*, *TX_N* des GBICs verbunden und der andere differenziell über zwei Buchsen *X4* und *X2* herausgeführt ist. Letzteres ermöglicht die gesonderte Untersuchung der Einflüsse des Komparators auf die Übertragungsqualität. Wegen der hohen Bandbreite bis 18 GHz und dem geringen Platzbedarf wurde dabei das SMA-Steckerformat gewählt, über das ebenfalls die beiden Komparatoreingänge *COMP1_IN*, *COMP2_IN* (*X3*, *X1*) zugänglich sind. Zur Betrachtung des empfangenen Signals sind des weiteren die Empfänger-Ausgänge des GBIC-Moduls zugänglich. Die verbleibenden Anschlüsse des GBIC Moduls wurden mit Pull-Ups verbunden und auf eine Stiftleiste herausgeführt. Von Bedeutung ist in diesem Fall vor allem der Pin *TX-DISABLE* für die Aktivierung des sendenden Teils des GBICs, während der Rest vor allem zu Diagnosezwecken genutzt werden kann.

¹ Weitere Angaben aus [16] im Anhang in Abs. A.3.

² 850 nm, MultiMode, max. Reichweite 500 m, Anschlußtyp LC [17].

³ 850 nm, MultiMode, max. Reichweite 400 m, Anschlußtyp LC [18].

4.2.1 Schaltplan

Versorgungsspannungen

Zum Betrieb benötigt der MAX9601 $V_+ = +5\text{ V}$ und $V_- = -5\text{ V}$ für die analoge Eingangsstufe sowie $V_{\text{CMP}} = 3,3\text{ V}$ für den digitalen Ausgang. Der Sende- und der Empfangsteil des GBIC-Modul wird mit jeweils $V_{\text{CC}_T}, V_{\text{CC}_R} = 3,3\text{ V}$ betrieben. Auf der Platine befindet sich keine eigene Spannungsreglung, stattdessen werden 1x 5 V, 1x -5 V und 1x 3,3 V auf das Board geführt. Dies ermöglicht die Wahl von verschiedenen Konfigurationen der Spannungsversorgung, wie z.B. das für Messungen mit einem Oszilloskop notwendige Split-Supply. Dabei werden drei galvanisch isolierte Spannungsquellen wie in Abb. 4.1 verwendet um mit den in grün eingezeichneten Spannungsreglern ein Potential von 2 V zwischen der Schaltungs- und Oszilloskopmasse zu erzeugen. Als Entkopplung und Filterung der drei 3,3 V Versorgungsspannungen werden niederohmige L1-3=4,7 μH Drosseln eingesetzt. Zur Übersicht ist die gemeinsame Masse der Schaltungsteile Komparator und GBIC-Modul in den Schaltplänen aufgeteilt in *CMP_GND* und *SFP_GND* eingezeichnet.

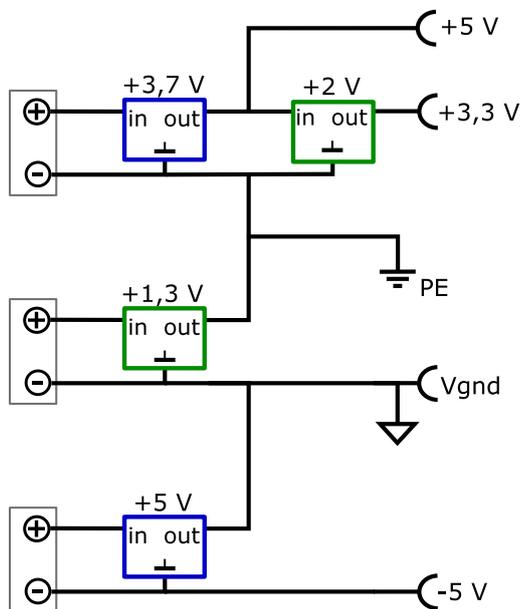


Abbildung 4.1: Stromversorgung beim Split-Supply. Die drei Spannungsquellen auf der linken Seite müssen galvanisch getrennt sein. Über den in blau und grün eingezeichneten Spannungsregler ist die Spannung angegeben auf die sie ihren Ausgang „out“ regeln.

4.2.2 Der Komparator

Die Beschaltung des Komparators und Wahl von Bauteilwerten wie den Pufferkondensatoren orientiert sich am Datenblatt zum Evaluation Kit des MAX9601 ([19]). Der für die Übertragung relevante Teil ist ausschnittsweise in Abb. 4.2 zu sehen. Das Eingangssignal *COMP1_IN*, *COMP2_IN* wird über die 10 pF Kondensatoren *C16* bzw. *C19* gleichspannungsfrei eingekoppelt und mit 50 Ω abgeschlossen. Dies ergibt einen Hochpass mit $f_C \approx 300\text{ MHz}$ der zusätzliche Störungen, insbesondere die 50 Hz Netzfrequenz, unterdrückt. Die LV-PECL Ausgangsstufe des Komparators benötigt einen Gleichstrompfad, welcher bei der ersten Revision als im GBIC Modul vorhanden angenommen wurde. Bei ersten Tests stellte sich dieser aber als unzureichend heraus und die beiden 180 Ω Widerstände *R5* und *R6* mussten hinzugefügt werden.

Zur weiteren Variabilität und Ermöglichung des Split-Supplies sind die Eingänge der Komparatoren nicht direkt, sondern über die optionalen Widerstände *R10* und *R4* mit der Versorgungsspannungsmas-

se *CMP_GND* des Komparators verbunden. Bei dieser Betriebsart tritt zwischen *CMP_GND* und den mit *PE**⁴ bezeichneten Bezugsmassen der Eingänge *COMP1_IN*, *COMP2_IN* eine Spannung von 1,3 V auf. In der Regel ist die Masse des Funktionsgenerators mit dem Schutzleiter verbunden, welche bei direkter Verbindung ohne Widerstand zum Kurzschluss führen würde.

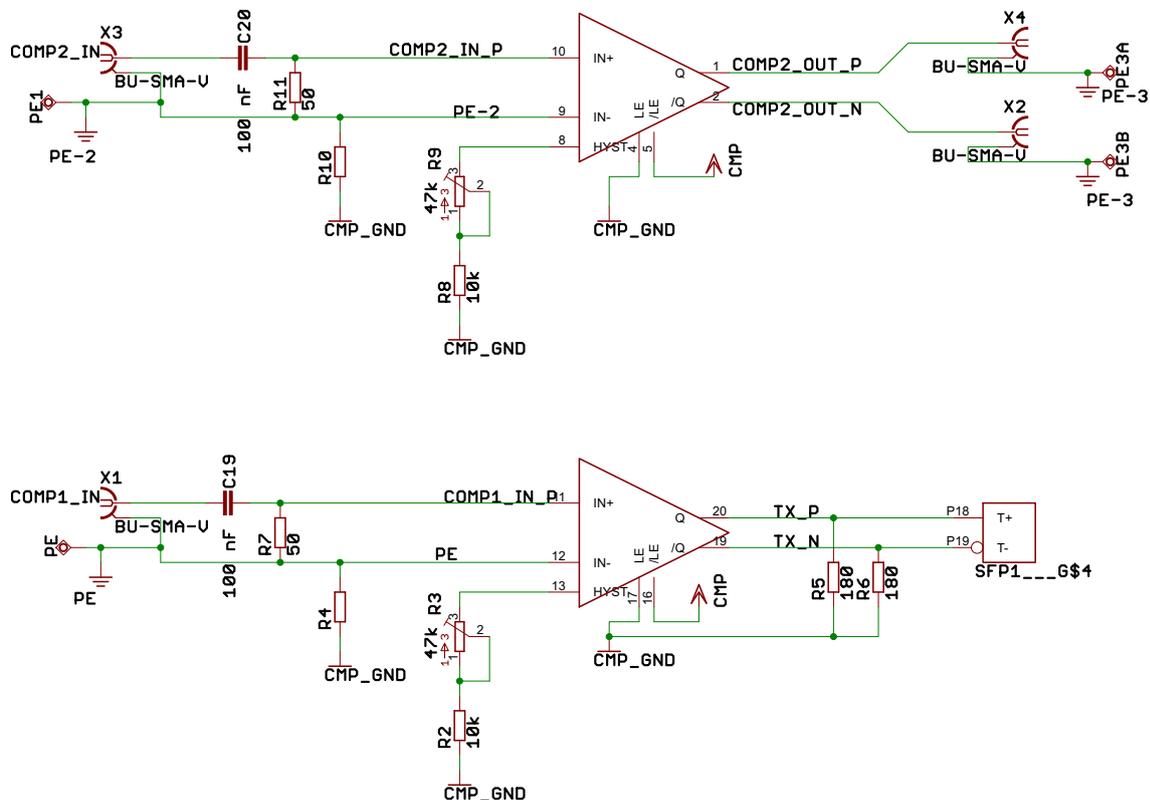


Abbildung 4.2: Schaltplan der Testplatine, Komparator

4.2.3 GBIC-Modul

Der Teil des Glasfaser-Modul richtet sich nach den Empfehlungen in der SFP+ Spezifikation SFF-8431 [10] und dem darin vorgestellten *Module Compliance Board*. Dieses dient als definierte Plattform zur Messung und Evaluierung von GBIC-Modulen in der Industrie. Neben der Parameterwahl bei den Drosseln zur Eingangsspannungsfiltrung wurde auch bei der Wahl der Bauteile auf gute Übereinstimmung mit den Empfehlungen geachtet. Trotz der Unterschiede in Hinblick auf Zahl (4 statt 10) und Abstand der Lagen, aber auch dem Laminattyp (**FR-4** statt **Rogers RO4350B**⁵) ähneln sich teilweise die Leiterbahn- und Massenföhrung. Dies geschah weil diese beim Module Compliance Board auf aufwendigen Computersimulationen und vor allem vielen Testmessungen basiert. Als Abweichungen sind u.a. die zur besseren Lötbarkeit nicht gekürzten Kontakte für die Sende- und Empfangsleitungen zu nennen.

⁴ PE = Protective Earth = Schutzterde, wegen der möglichen Verbindung zum Letzgenannten.

⁵ Einem vor allem wegen der genauer bekannten, konstanteren Permittivität ϵ und der geringeren Verluste besonders für hohe Frequenzen geeigneten Typ Laminat.

Bei der Entwicklung lag allgemein das Hauptaugenmerk auf eine elektr. kurze (vergl. Kapitel 3.1.1) und impedanzangepasste Verbindung zwischen Komparator und GBIC-Modul sowie gute Platzierung der Abblockkondensatoren. Als Stecker zwischen dem Modul und der Platine wurde zur Maximierung der Signalqualität ein Modell für 28 Gbit/s gewählt.

4.3 Empfänger- und Mezzanine-Karte

Zusätzlich zur zuvor genannten Test-Platine wurde eine um den Komparatorteil reduzierte Version (**Empfängerplatine**) für den Sender entworfen, welche nur die Sende- und Empfangs-Leitungen auf SMA-Buchsen ausführt.

Beim im Experiment verwendeten FPGA Board für den TDC handelt es sich um eine 1 Slot breite VMEBus-Karte des Typs „ELB-VME-VFB6 Modul“⁶. Diese besitzt drei Erweiterungssteckplätze für sog. **Mezzanine-Karte** und eine solche Erweiterungskarte wurde zur Einspeisung des per Glasfaser übertragenen Taktes in den FPGA entworfen. Während der Strahlzeit kam diese Version aber, wegen eines Routingfehlers sowie Unklarheiten bei der Anbindung, nicht zum Einsatz. Stattdessen wurde die **Empfängerplatine** verwendet und über eine andere Erweiterungskarte mit Komparatoreingängen an den FPGA angebunden.

4.3.1 Schaltplan der Mezzanine Karte

Entscheidend für diesen Teil war vor allem die Verwendung spezieller Eingänge, sog. *Global Clock Input Pads* (GCLK), am FPGA, welche zur Einspeisung des Taktes gut geeignet sind. Alle anderen Pins sind nicht direkt an das für Taktaufgaben optimierte, separate Clocking Netz und dessen Einheiten wie die PLL angebunden. Eine Verbindung über das normale Routing Netzwerk könnte eine verminderte Signalqualität z.B. in Form von erhöhtem Jitter nach sich tragen und sollte daher vermieden werden.

⁶ Produziert von der Firma ELB, Elektroniklabororien Bonn [11]

Das Verhalten der geschaffenen Übertragung und des darüber synchronisierten jTDC4ELSA soll im Folgenden charakterisiert werden. Im ersten Teil wird dabei versucht den Jitter anhand von Labormessungen einzuschätzen um daraufhin die während einer Strahlzeit praktisch gewonnenen Erkenntnisse zu präsentieren. Ein Abschnitt behandelt dabei speziell die Anfälligkeit des Systems gegenüber Störungen und deren Auswirkungen auf die Datennahme.

5.1 Messungen im Labor

Der Testaufbau (Diagramm A.4) und die Spezifikationen der verwendeten Messgeräte (Tabelle A.2) sind im Anhang in Kapitel A.4 beschrieben. Im Wesentlichen wird das 500 MHz Sinussignal eines Frequenzgenerators zu Vergleichszwecken aufgeteilt und einmal über die entworfene Glasfaserverbindung sowie zusätzlich direkt über ein Kabel in ein Oszilloskop gespeist. Als Neutralmessung wird weiterhin die Glasfaserverbindung durch ein einfaches Koaxialkabel ersetzt.

Die Vergleichbarkeit von Angaben zum Jitter ist schwierig, da es, wie in Kapitel 3.1.3 gezeigt, verschiedene Größen und Definitionen gibt. Dabei werden Annahmen an die zu Grunde liegende Verteilung gemacht, welche nicht auf den realen Aufbau übertragbar sein müssen. Weiterhin sind die gewonnenen Messergebnisse trotz der guten Kenndaten des Oszilloskops nicht so eindeutig wie erwartet. Neben der zu erwartenden Abhängigkeit vom ausgenutzten Wertebereich des AD-Wandlers und der Wellenform (Sinus oder Rechteck) spielt vor allem der Aufnahmemodus (Sampling Mode, Acquisition Mode) eine entscheidende Rolle.

Der am häufigsten benutzte ist das einfache sequentielle *Sampling* bei dem nur ein einzelnes Triggerereignis mit der zeitlichen Auflösung des AD-Wandlers ($40 \text{ GS/s} \equiv 25 \text{ ps}$) aufgezeichnet wird.

Des Weiteren gibt es aber noch das „*Equivalent Time Sampling*“ (*ET-Sampling*). Bei diesem wird aus einer großen Zahl zeitlich auseinander liegender Triggerereignisse eine Aufnahme mit höherer zeitlicher Auflösung (bis zu $2000 \text{ GS/s} \equiv 500 \text{ fs}$) zusammengesetzt. Dieses Verfahren setzt ein periodisches Signal voraus und ist damit nur bedingt anwendbar. Zur Nutzung der im Oszilloskop integrierten Jitter-Messfunktionen wird der auf ET-Sampling basierende „*WaveformDB*“ Mode vorausgesetzt. Hier wird die Häufigkeit von jedem möglichen Punkt des Signals gezählt um dann eine Häufigkeitsverteilung des Signals in Falschfarben darzustellen.

Die hier vorgestellten Messungen geschahen auf zwei Arten. Zum Einen bestimmt die integrierte Funktion zur Jittermessung direkt peak-to-peak $J_{\text{PK-PK}}$ und RMS Wert J_{RMS} , setzt aber wie erwähnt den WaveformDB Modus voraus. Zum Anderen wird im normalen Sampling Modus die Verzögerung zwischen dem Eingangssignal (Funktionsgenerator) und Ausgangssignal (Glasfaser/Koaxkabel) betrachtet. Die vom Oszilloskop darüber geführte Statistik (d.h. Mittelwert μ , Minimum m , Maximum M , Standardabweichung σ) ermöglicht dann ebenfalls die Bewertung des Jitters. Als Vergleichswert für den peak-to-peak jitter wird hierbei der Abstand der beiden Extremwerte der Verzögerung m (Minimum),

M (Maximum) vom Mittelwert μ , d.h. $J_{pk-pk} = M - \mu - (m - \mu) = M - m$, herangezogen. Die Breite σ der Verteilung wird dem RMS Jitter gegenübergestellt. Diese Vorgehensweise soll bei der Bewertung des Messfehlers helfen, welcher in beiden Fällen nicht genauer bestimmt werden kann.

5.1.1 Neutralmessung

Um den vorliegenden Meßaufbau besser einschätzen zu können kommt zunächst, statt der Glasfaser, eine direkte Verbindung per 2 m Koaxialkabel zum Einsatz. Zu erwarten sind hier niedrige Werte für den Jitter.

Wie in Tabelle 5.1 zu sehen, deuten die Messungen der Periodenlänge auf eine gute Stabilität des Signalgenerators hin. Dies gilt insbesondere für die Ergebnisse im WaveformDB Mode mit Abweichungen von max. 3 ps, wohingegen die Ergebnisse im Sampling Mode mit max. 28 ps (entspricht ± 7 kHz) deutlich höher ausfallen und als untere Grenze für Messungen in diesem zu sehen sind.

Beim Jitter des Ausgangssignals J_{pk-pk} , J_{RMS} sind beide Methoden hingegen vergleichbar mit z.B. $J_{pk-pk} = 74,79$ ps und $M - m = 38 - (-36 \text{ ps}) = 74 \text{ ps}$.

Neutralmessung, Sampling					Neutralmessung, WaveformDB				
Messgröße	μ	m- μ	M- μ	σ	Messgröße	μ	m	M	σ
Verzögerung	-1315,08	-36	38	9,86	J_{pk-pk}	74,79	60	90	6,75
Periode Koax.	1984,45	-24	28	7,50	J_{RMS}	12,36	11,19	13,62	0,47
Periode Sig.	1984,57	-27	23	6,84	Periode Sig. ¹	1985	-3	3	0,99

Tabelle 5.1: Die Meßergebnisse bei Verwendung eines Koaxialkabels statt der Glasfaserverbindung. Sig. = Signalgenerator, Koax. = Koaxialkabel. m = Minimum, M = Maximum. Alle Angaben in ps.

5.1.2 Jitter mit 1-Gbit/s- und 10-Gbit/s-Modul

Während der Strahlzeit wurde das 1,25-Gbit/s-Modul HP J4858B verwendet, welches in diesem Abschnitt mit dem 10-Gbit/s-Modul Cisco SFP-10G-SR verglichen werden soll. Die Spezifikation schreibt einen maximalen Jitter von $TJ = 0,7 UI$ vor, d.h. es sind ungefähr 700 ps bzw. 70 ps zu erwarten. Um im vorgesehenen Messaufbau als Referenz dienen zu können, sollte, wie in Abschnitt 3.1.3 beschrieben, der peak-to-peak period jitter am Ausgang des Senders $J_{in_{pk-pk}}$ kleiner als 30 ps sein.

Bei Betrachtung der Messresultate in Tabelle 5.2 zeigt sich ein sehr vom Acquisition Mode abhängiges Bild. Den Messungen im Sampling Modus zufolge unterscheiden sich die GBIC Module nur wenig und besitzen beide einen bei der 10-Gbit/s-Spezifikation liegenden Jitter von $J_{pk-pk} = 73$ bzw. 82 ps. Ursache dafür ist vermutlich der nun ungewöhnlich hoch gemessene Jitter des Eingangssignals. Allgemein ist davon auszugehen, dass das Ursprungssignals weniger Jitter enthält als das übertragene, da aber am Eingang ein Sinus und am Ausgang jetzt ein Rechteck anliegen können sich diese Unterschiede ergeben. Das σ der Phasenlage ist mit 12 ps in beiden Fällen als ausreichend gering zu bewerten, aber die maximale Abweichung M-m fällt zu groß aus.

Bei Aufnahme im WaveformDB Modus ergeben sich deutlich bessere Werte und das 10-Gbit/s-Modul zeigt wie erwartet einen geringeren Jitter als das 1-Gbit/s-Modul. Bei Letzterem ist aber gleichzeitig der große Abstand zur Obergrenze von 700 ps bemerkenswert.

¹ Zur besseren Vergleichbarkeit mit dem nebenstehenden Eintrag sind bei der Periode ebenfalls nicht die Extremwerte m und M, sondern die dazugehörige Abweichung vom Mittelwert d.h. m- μ bzw. M- μ eingetragen.

Eine standardkonforme Messung mit spezialisierten Jitter-Messgeräten an einem 10-Gbit/s-Modul ist in [20] zu sehen und liefert Werte im Bereich von $TJ \approx 40$ ps. Unter Annahme eines vernachlässigbarem Anteils an deterministic jitter DJ sollte damit nach Gl. 3.3 auf S. 14 der gemessene RMS random jitter RJ_{RMS} in der Größenordnung von $RJ_{RMS} \approx \frac{TJ}{2.7,0} = 2,9$ ps liegen. Dieser Wert wird im WaveformDB Modus mit 2,7 ps bestätigt, sodass dessen Ergebnisse insgesamt plausibler erscheinen.

Darauf aufbauend ist die Qualität des übertragenden Signals beim 10-Gbit/s-Modul als für Zeitmessungen im Bereich von 30 ps gut geeignet anzusehen. Auch das 1-Gbit/s-Modul kann als noch ausreichend bewertet werden. Wie in Kapitel 3.1.3 erwähnt prognostiziert das Syntheseprogramm für die FPGA Firmware einen nur geringfügig steigenden Ausgangsjitter der PLL bis zu einem Eingangs-Jitter von $J_{pk-pk} = 100$ ps. Geht man von der Richtigkeit dieser Angabe aus, so sind beide Module, auch den Ergebnissen im Sampling-Modus zufolge, ausreichend.

Sampling					WaveformDB				
Messgröße	μ	m- μ	M- μ	σ	Messgröße	μ	m	M	σ
10-Gbit/s-Modul					10-Gbit/s-Modul				
Verzögerung	-727,40	-36	31	11,83	J_{pk-pk}	15,5	15	20	1,53
Periode Glasf.	1985,57	-20	18	5,62	J_{RMS}	2,7	2,24	3,19	0,26
Periode Sig.	1985,69	-50	43	11,88	Periode Sig. ¹	1985	-1	2	0,83
1-Gbit/s-Modul					1-Gbit/s-Modul				
Verzögerung	-1266,94	-40	33	12,2	J_{pk-pk}	32,16	25	39,96	3,8
Periode Glasf.	1985,43	-15	16	4,8	J_{RMS}	5,42	4,63	6,7	0,4
Periode Sig.	1985,31	-42	39	13,3	Periode Sig. ¹	1985	-2	1	0,70

Tabelle 5.2: Der gemessene Jitter bei Verwendung verschiedener GBICs.

Sig. = Ausgang Signalgenerator, Glasf. = Signal vom Ausgang der Glasfaserstrecke, m = Minimum, M = Maximum. Alle Angaben in ps.

5.2 Ergebnisse der Strahlzeit vom Juni/Juli 2015

Der erste Testlauf mit dem hier vorgestellten System geschah während der Strahlzeit im Juni/Juli 2015. Als Sender wurde hierbei wie vorgesehen die **Testplatine** verwendet. Wegen einiger Schwierigkeiten mit der Anbindung an den FPGA kam aber, statt der vorgesehenen **Mezzanine-Karte**, die **Empfängerplatine** zum Einsatz. Deren Signal wurde dabei über einen der insgesamt 16 Komparatoreingänge (ebenfalls MAX9601) einer anderen Erweiterungskarte² in den FPGA geführt³ und ermöglichte der PLL sich mit der Hochfrequenz von ELSA zu synchronisieren.

5.2.1 Störempfindlichkeit

Trotzdem traten zunächst unerklärliche kurze Verluste dieses **PLL-Lock**⁴ auf, die während der vorhergehenden Tests nicht beobachtet worden waren. Durch Überwachung mit einem Oszilloskop stellte sich

² ELB-MEZ-HSD16 von [11]

³ und bildet damit eine Lösung mit mehr möglichen Eingangskanälen, da einer der drei Erweiterungsplätze zusätzlich weitere Komparatoreingänge statt nur dem Glasfaseranschluss besitzt.

⁴ dem Zustand der Synchronisation zwischen PLL-Oszillator und Taktreferenz

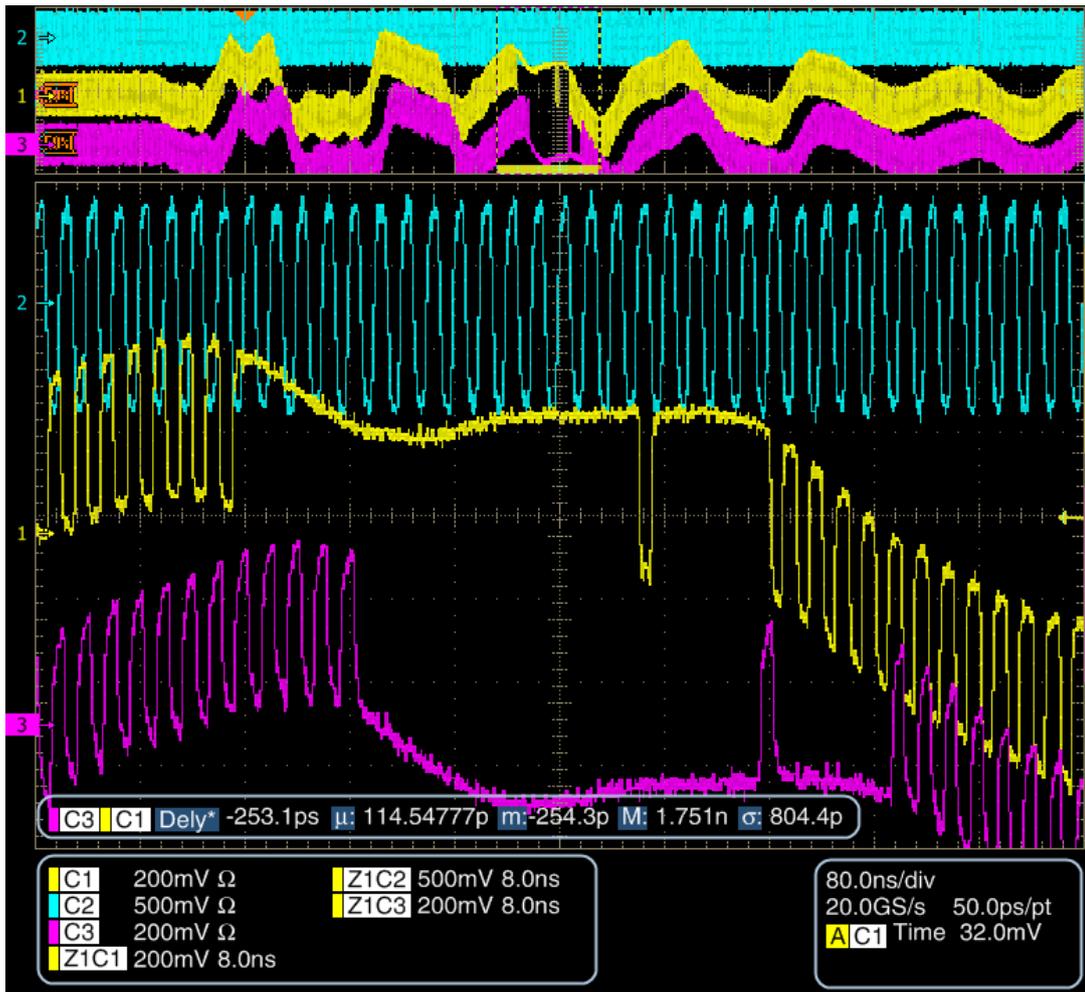


Abbildung 5.1: Durch zündende Leuchtstofflampe hervorgerufene Störung am Ausgang des Komparators. gelb (C1), lila (C3) : differentieller Ausgang des Komparators, türkis (C2): Eingangssignal in den Komparator.

heraus, dass für kurze Zeiträume von 2 bis 400 ns kein Signal am Takteingang des FPGA anlag. Als Ursache hierfür konnten schließlich Einstreuungen von anderen Verbrauchern im Netz identifiziert werden. Nach Sichtung der mittels Oszilloskop protokollierten Signale zum Zeitpunkt der Ausfälle, lassen sich die Ursachen für die Störungen vor allem auf der Senderseite lokalisieren. Diese ist im HF-Raum von ELSA und neben der Klimaanlage sind dort insbesondere die Leuchtstofflampen zu nennen, welche beim Einschalten breitbandige Störimpulse erzeugen. In den Tagen nach der Strahlzeit wurde eine der Lampen schadhaft und flimmerte nur noch im Takt des Starters, wodurch die Ausfallhäufigkeit der Verbindung signifikant anstieg.

Im Raum befinden sich eine große Anzahl Leuchtstoffröhren und beim Einschalten koppelt jede einzelne eine Störung in die Eingänge des Komparators. Dieser Vorgang ist exemplarisch in Abb. 5.1 zu sehen. Sie zeigt in gelb und lila die komplementären Ausgänge des Komparators und in türkis das zu übertragende Eingangssignal an dessen Eingang. Im oberen Teil ist der Signalverlauf zusätzlich mit einer größeren Zeitbasis dargestellt. Es ist gut zu erkennen, dass der MAX9601 trotz der Störeinflüsse bis zu einem gewissen Punkt normal weiter arbeitet und dann für kurze Zeit im jeweiligen Zustand „hängen“ zu bleiben scheint.

Der Verdacht, dass dies auf Einflüsse an den Latch-Enable Eingängen zurückzuführen ist wurde nicht bestätigt. Diese dienen dem Halten des Ausgangszustandes wie bei einem Flip-Flop. Messungen mit dem Oszilloskop zeigen ein konstantes Ansteuersignal und auch die Beschaltung deutet auf eine geringe Störanfälligkeit hin.

Durch die Verwendung von lineargeregelten Labornetzteilen und Drosseln sollte ebenfalls die Versorgungsspannung störungsfrei sein.

Alle Versuche die Störeinflüsse komplett zu entfernen scheiterten bisher und konnten durch bessere Schirmung nur gemildert werden. Die Ausfallwahrscheinlichkeit lässt sich aber, z.B. durch das Austauschen defekter Leuchtstofflampen, begrenzen.

Während der Strahlzeit zeigte sich weiterhin, dass einige Einstellungen noch nicht an den Messbetrieb angepasst waren. Eine davon betrifft die zur Einspeisung der Hochfrequenz verwendete Komparator-Mezzanine. Bei regulärer Verwendung als 16 Kanal Diskriminator werden alle Schwellen zu Beginn eines jeden Messdurchlaufs (sog. „Run“) automatisch neu eingestellt. Dieser Mechanismus wurde nicht bedacht, sodass davon auch der Eingang mit der 500 MHz Beschleunigerfrequenz betroffen war. Dadurch wurde bei jedem Start für einige Zeit die Schwelle zu hoch eingestellt und das Signal in diesem Zeitraum nicht zum Eingang des FPGA weitergeleitet.

Weiterhin wurde in einigen Fällen beobachtet, dass kein erneuter PLL-Lock stattfand, obwohl die Glasfaserübertragung wieder ordnungsgemäß arbeitete. Insbesondere nach längerem Ausbleiben des Signals (> 30 ns) verblieb die PLL stellenweise bis zum Ende des Runs in diesem Zustand. Eine automatische Funktion zum Reset der PLL ist dafür noch anzupassen. Dieser sollte kurze Zeit nach dem Verlust eintreten ohne die normale Re-Synchronisation durch zu frühes Auslösen zu behindern.

Mit einem Oszilloskop sind im Verlauf einer Woche insgesamt 1652 Verluste des PLL-Locks protokolliert worden. Davon sind schätzungsweise 350 auf den Beginn eines neuen Runs⁵ zurückzuführen. Dies entspricht einer Ausfallhäufigkeit von 186 pro Tag bzw. alle 7 Minuten und 45 Sekunden. Der längste störungsfreie Betrieb betrug dabei 3 Stunden und 53 Minuten.

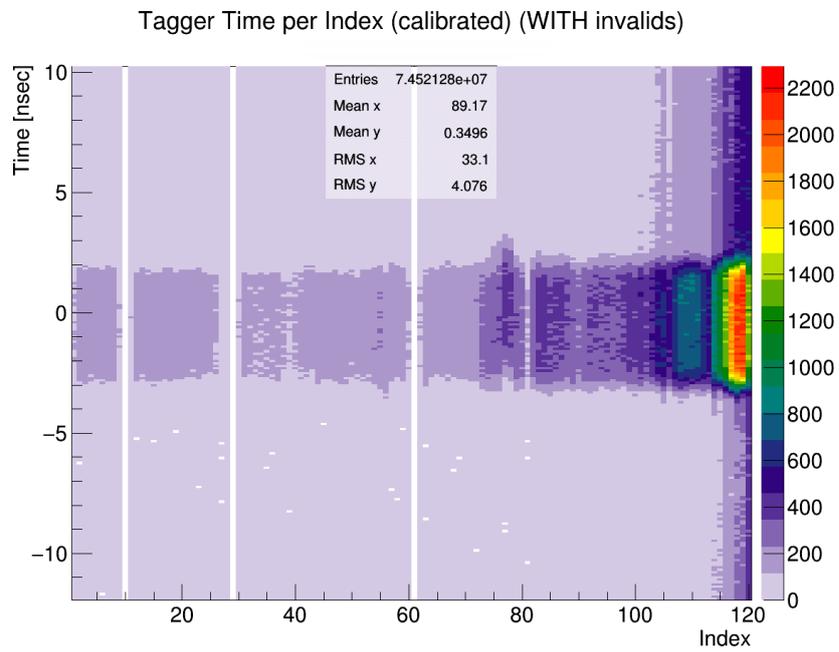
Durch die Protokollierung des PLL-Locks während des Experiments ist bei der späteren Auswertung eine Erkennung möglich und somit trotz dieser Störeinflüsse bereits ein Einsatz des jTDC4ELSA möglich.

5.2.2 Messdaten

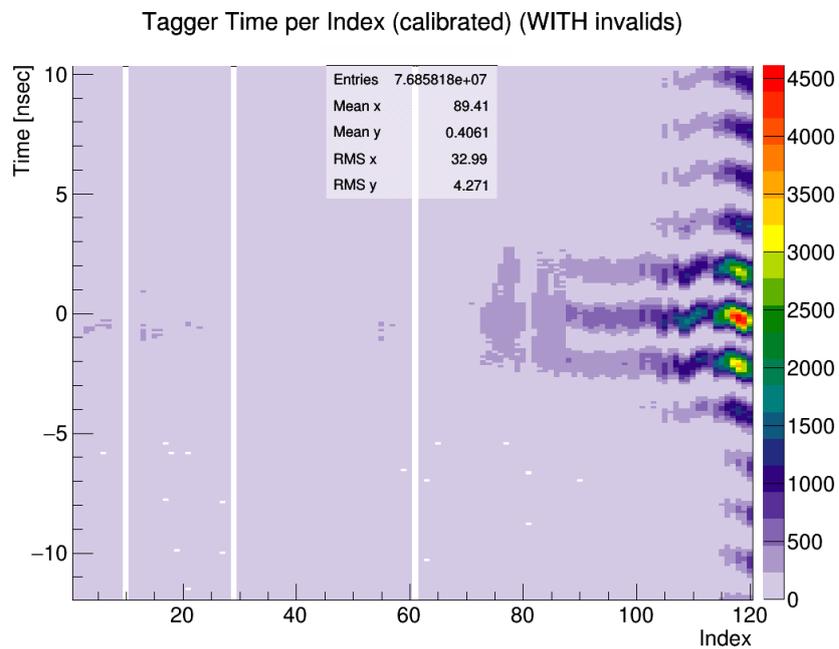
Zum jetzigen Zeitpunkt wurde noch kein zuverlässiges Verfahren zur sicheren Bestimmung des für die Korrektur zu verwendenden Bunches ausgearbeitet. Die Auswertung muss dahingehend weiter verfeinert werden bevor die gewünschte Unsicherheit von 14-91ps erreicht werden kann. Dafür sind eventuell weitere Maßnahmen wie das Messen weiterer Signale relativ zur Hochfrequenz oder Modifikationen an Detektoren wie die Bestückung aller Taggerkanäle mit Röhren mit höherer Zeitauflösung notwendig. Da in der Strahlzeit vom Juni/Juli 2015 kein Detektor betriebsbereit war der eine bessere Zeitauflösung als der Tagger besitzt ist eine genauere Bestimmung der gewonnenen Auflösung nicht möglich. Die bisher aus den Messdaten gewonnenen Erkenntnisse sollen in diesem Abschnitt präsentiert werden.

Im bisherigen Experiment wurden alle in den Detektoren gemessenen Ereignisse in Relation zum globalen Triggersignal gemessen. Betrachtet man ohne weitere Korrekturen die Häufigkeitsstatistik dieser Zeitpunkte für jeden Taggerkanal getrennt so ergibt sich ein Bild ähnlich Abb. 5.2a. Hierbei erkennt man die signifikant höhere Ereignisrate in den letzten Kanälen sowie das durch den 200 MHz Takt der Triggerlogik gebildete Zeitfenster von 5 ns. In diesem treten die Ereignisse wegen der fehlenden Korrelation gleichverteilt auf.

⁵ Innerhalb von 3 Tagen, da daraufhin die Strahlzeit endete.



(a) Ohne Korrektur



(b) Korrektur durch jTDC4ELSA

Abbildung 5.2: Häufigkeitsdarstellung des gemessenen Zeitpunkts eines Taggersignals (Y-Achse) aufgeschlüsselt nach Taggerkanal (X-Achse).

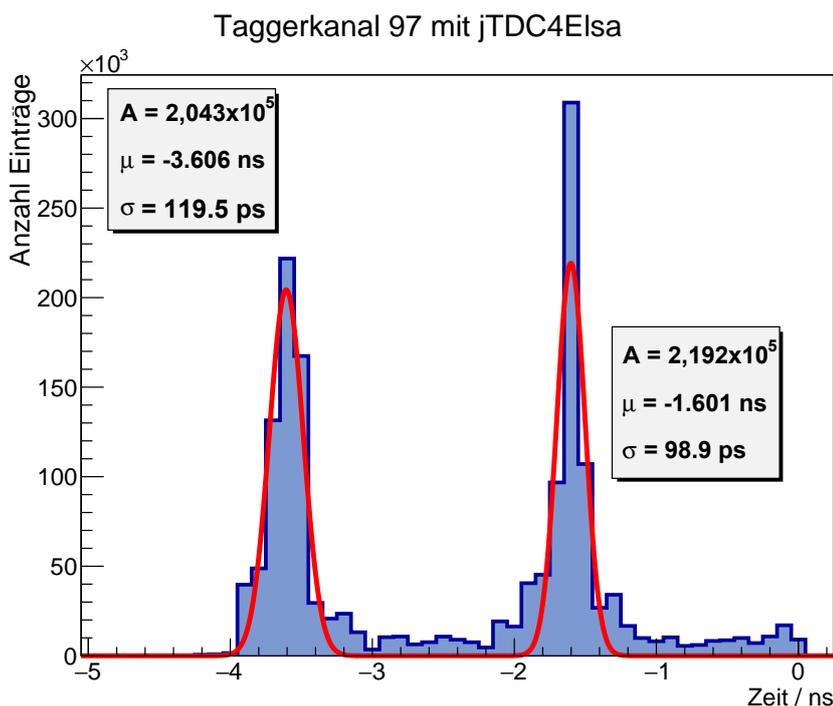


Abbildung 5.3: Zeitliche Verteilung der Signale eines einzelnen Taggerkanals bzw. dessen Vorverstärkerausgangs bei Messung mit jTDC4ELSA.

Das bisherige Ergebnis der durch die Messung der 500 MHz Beschleunigerfrequenz ermöglichten Korrektur des Startzeitpunkts ist in Abb. 5.2b zu sehen. Im 5 ns Raster des Triggers muss aus den in diesem Zeitraum erfolgten 2 Strahleinläufen mit 2 ns Abstand der richtige gewählt werden. Da diese Ambiguität bei der Zuordnung des für das Ereignis verantwortlichen Bunches momentan noch nicht aufgelöst ist, wird ein in statistisch 50 % der Fälle auftretender Fehler von 2 ns eingeführt. Wegen der in der selben Größenordnung liegenden Zeitauflösung bei den ersten 78 Taggerkanälen ist dort keine Veränderung sichtbar. In den letzten Kanälen treten die 2 ns (\equiv 500 MHz) Abstände zwischen den einzelnen Strahlbündeln hingegen sichtbar hervor.

Das Signal eines einzelnen Photomultipliers gelangt zunächst in einen Vorverstärker mit zwei Ausgängen. Einer davon ist an die sog. „B-Fred Boards“⁶ angeschlossen, welche zur Signalformung und als Diskriminatoren dienen. Der andere Vorverstärkerausgang dient vornehmlich der Diagnose oder Einstellung und ist in der Regel ungenutzt. Dieser wurde bei Szintillator Nummer 97 (höhere Zeitauflösung) über die Komparator-Mezzanine mit dem jTDC4ELSA verbunden und ermöglicht eine Einschätzung der erreichten Synchronizität mit dem Beschleunigerstrahl. In Abb. 5.3 ist das bei einer Schwelle von -10 mV gewonnene Histogramm zur zeitlichen Häufigkeit eines Signals mit zusätzlichem Gaussfit dargestellt. Es zeigt, gut voneinander unterscheidbar, die beiden Strahleinläufe im Abstand von $\approx 2,005$ ns. Dieser stimmt im Rahmen Zeitauflösung des TDCs mit den $499,667$ MHz $\equiv 2,001$ ns des Beschleunigers überein. Die bestimmte Breite der Kurven beträgt dabei $\sigma_1 = 98,9$ ps bzw. $\sigma_2 = 119,5$ ps. Dabei ist der Unterschied von 20 ps der theoretisch gleich breiten Verteilungen als ein Hinweis auf die Ungenauigkeit des angewandten Verfahrens zu sehen.

⁶ **FR**ont-**EN**d **D**iscriminator (**B**oard). Eine detaillierte Beschreibung des Systems ist in [2] zu finden. Diese Signale werden ausgewertet und sind die Grundlage für die zuvor gezeigten Diagramme.

Zum Vergleich mit dem theoretisch zu erwartenden Wert wurde für den Photomultiplier des Taggerkanals ein $\sigma_{\text{PMT}} = \frac{\text{FWHM}}{2,35} = 97,8 \text{ ps}$ herangezogen. Dies folgt aus dem vom Hersteller für die R7400U angegebenen Wert für den *transit time spread* von $\text{TTS}_{\text{FWHM}} = 230 \text{ ps}$ und stellt den größten Beitrag in der Signalkette dar. Zusammen mit der Zeitauflösung des jTDC4ELSA von $\sigma_{\text{TDC}} = 30 \text{ ps}$ ([3]) und einer Bunchbreite von $\sigma_{\text{Bunch}} = 80 \text{ ps}$ ([6]) lässt sich die maximal zu erwartende Zeitauflösung abschätzen mit:

$$\sigma_{\text{Messung}} = \sqrt{\sigma_{\text{Bunch}}^2 + \sigma_{\text{PMT}}^2 + \sigma_{\text{TDC}}^2} = 130 \text{ ps} \quad (5.1)$$

Die per Fit bestimmten Werte sind niedriger und könnten auf eine deutlich geringere Unsicherheit im Signal des Photomultipliers hindeuten. Diese ist u.a. von der Anzahl eintreffender Photonen abhängig. Die Auswirkungen des transit time spread werden mit steigender Photonenzahl weniger, da das Ausgangssignal eine Mittelung über die Beiträge der einzelnen Photonen darstellt. Zur Charakterisierung der Glasfaserübertragung ist die genauere Bestimmung der Taggerzeitauflösung bei Auswertung mit jTDC4ELSA nicht notwendig. Durch die großen Unsicherheiten der genannten Komponenten in Gl. 5.1 lassen sich etwaige weitere Beiträge jedoch nur auf einen Bereich eingrenzen. Diese werden auf ein $\sigma < 50 \text{ ps}$ abgeschätzt. Größere Beiträge würden die gesamte Unsicherheit σ_{Messung} um mehr als $\approx 10 \text{ ps}$ steigern und wären damit nicht mehr mit dem gemessenen Ergebnis vereinbar. Zu diesen Anteilen ist, neben dem im vorherigen Kapitel gemessenen Jitter der Glasfaserübertragung, z.B. auch ein möglicher Jitter des Teilchenstrahls selbst zu zählen. Aufgrunddessen ist davon auszugehen, dass die Synchronisation zwischen einlaufendem Strahl und der Zeitmessung im jTDC4ELSA mit einem $\sigma < 50 \text{ ps}$ erreicht wurde.

Fazit und Ausblick

Um die im BGO-OD-Experiment erreichbare Zeitaufösung auf besser als 100 ps zu verbessern, wurde im Rahmen dieser Arbeit ein glasfasergestütztes System aufgebaut und getestet, dass die 500 MHz Taktfrequenz des ELSA-Beschleuniger über eine Strecke von über 100 m überträgt und eine Synchronisation mit $\sigma < 50$ ps Jitter ermöglicht. Durch eine zeitliche Zuordnung eines Strahlpakets zum gemessenen Ereignis ließe sich die Unsicherheit auf die energieabhängige Breite des Bunches von 19 - 91 ps reduzieren, von der insbesondere der Detektor „Daisy“ profitieren würde.

Zur Modulation des Lichtsignals auf die Glasfaser werden Module aus der Netzwerktechnik eingesetzt. Diese besitzen hervorragend nutzbare Eigenschaften. Unter den kommerziell erhältlichen Wandler stellen sie, wegen der „economy of scale“, eine kosteneffiziente Lösung dar und entsprechen gleichzeitig dem höchsten Stand der Technik.

Damit wurde ein Testaufbau realisiert und hinsichtlich der Übertragungseigenschaften charakterisiert. Besondere Bedeutung kommt dabei den Jitter genannten Phasenfluktuationen zu. Das Übertragungssystem scheint die gewünschte Spezifikation von < 100 ps zu erfüllen. Allerdings stößt selbst die Messung mit dem besten verfügbaren Oszilloskop (Tektronix TDS6124C) an technische Grenzen. Es wurden stark vom Acquisition-Mode abhängige Resultate beobachtet. Bei Nutzung des einfachen Sampling-Modus, welches mit einer vergleichsweise hohen Rate von 40 GS/s möglich war, erschienen die erzielten Messergebnisse nicht korrekt. Unter Verwendung einer Mittelung über viele Signaldurchläufe im sog. „WaveformDB“-Modus ergaben sich konsistentere Werte und ähnliche Messungen externer Stellen bestätigten diese Ergebnisse weiter. Insgesamt erfordert eine präzisere Bestimmung einen Messaufbau mit spezialisierteren Geräten. In der Industrie ist z.B. der Einsatz sog. *Bit Error Rate Tester (BERT)* üblich. Dabei werden standardisierte Sequenzen von Digitalsignalen über die zu überprüfende Einheit übertragen und auf Übertragungsfehler überprüft. Durch die hohen Übertragungsraten im Gbit/s Bereich lässt sich damit in viel kürzerer Zeit als mit dem Oszilloskop (Messfrequenz im Kilohertzbereich) eine sehr große Statistik gewinnen und damit eine Aussage über den Jitter treffen.

Für den Einsatz am Experiment ist der Jitter des Gesamtsystems von Interesse. Zu der im Labor gemessenen Datenverbindung kommen dort Schwankungen des darüber synchronisierten Zeitmessmoduls jTDC4ELSA und die möglichen Fluktuationen des Teilchenstrahls hinzu. Dies wurde mit Daten, die während der Strahlzeit im Juni/Juli 2015 gewonnen wurden, untersucht. Geplant ist es den Eintrittszeitpunkt des Strahlpakets ins Experiment als Referenzpunkt für die Messungen zugehöriger Reaktionen zu verwenden. Die Unsicherheit für den Startzeitpunkt der Messungen ließe sich damit auf die Ausdehnung des Strahlpakets von 19 - 91 ps reduzieren. Das System zur Datennahme verwendet Zeitfenster von 5 ns Länge, sodass dafür zwei Kandidaten existieren. Ein Algorithmus zur zuverlässigen Zuordnung des Bunches wurde noch nicht fertiggestellt und erfordert u.U. weitere Anpassungen am Experiment. Ein Vergleich anhand einer besseren Zeitreferenz ist zum jetzigen Zeitpunkt nicht möglich. Der von den Verbesserungen profitierende Daisy Detektor ist noch nicht einsatzbereit. Unter den übrigen Detektoren im Experiment besitzt der Tagger die beste Zeitaufösung. Die Ergebnisse der direkten Messung eines

Taggerkanals deuten auf eine erreichte Synchronisation mit $\sigma < 50$ ps. Damit wäre die gewünschte Genauigkeit der Synchronisation erreicht, die zur Ausnutzung der vollen Zeitaufösung des Daisy Detektors notwendig ist.

Einen unerwarteten Effekt stellt die Störeempfindlichkeit gegenüber Netzverbrauchern wie Leuchtstoffröhren dar. Durch Maßnahmen wie weitere Stützkondensatoren auf den Platinen, andere Eingangsbeschaltungen oder besserer Schirmung konnte diese teilweise verringert, aber nicht vollständig beseitigt werden. In Zukunft sollten daher noch weitere Maßnahmen zur Beseitigung der Störungen getestet werden. Einen vielversprechender Ansatz könnte dabei neben anderer Terminierung die Verwendung eines Signaltransformators zur Entkopplung des Eingangs der Empfängerplatine darstellen.

Die Synchronisation eines Experiments auf Basis von Glasfaser-Modulen wurde auch am CERN entwickelt. Das daraus hervorgegangene „White Rabbit“ System [21] zeigt eindrucksvoll, welcher Grad an Synchronisation bei gleichzeitiger Flexibilität auch über größere Entfernungen möglich ist. Die Spezifikation verspricht die Synchronisation mehrerer tausend Einheiten bei Distanzen von über 10 km und mit einer Genauigkeit unter 1 ns. Dabei kann die Glasfaserverbindung auch zur Datenübertragung genutzt werden, da man das Taktsignal aus den übertragenen Daten zurückgewinnt. Der Aufbau gemischter Netze mit herkömmlichen Netzwerkgeräten ist des Weiteren nicht ausgeschlossen. Außerdem wird die Verbindung vom Empfänger zurück zur Referenz zum Aufbau einer Regelschleife genutzt. Dadurch wird ein höherer Grad an Stabilität z.B. gegenüber Temperaturschwankungen erreicht. Der dafür notwendige Aufwand und die damit verbundenen Kosten sind dementsprechend höher.

Die in dieser Arbeit thematisierte Variante wird nach Entwicklung des Auswerte-Algorithmus besser spezifiziert werden können. Danach könnten weitere Stellen am Experiment und dem Beschleuniger damit synchronisiert werden. Es könnte ebenfalls Ausgangspunkt für eine speziell an das Experiment und den Beschleuniger angepasstes System ähnlich White Rabbit sein.

Weitere Informationen

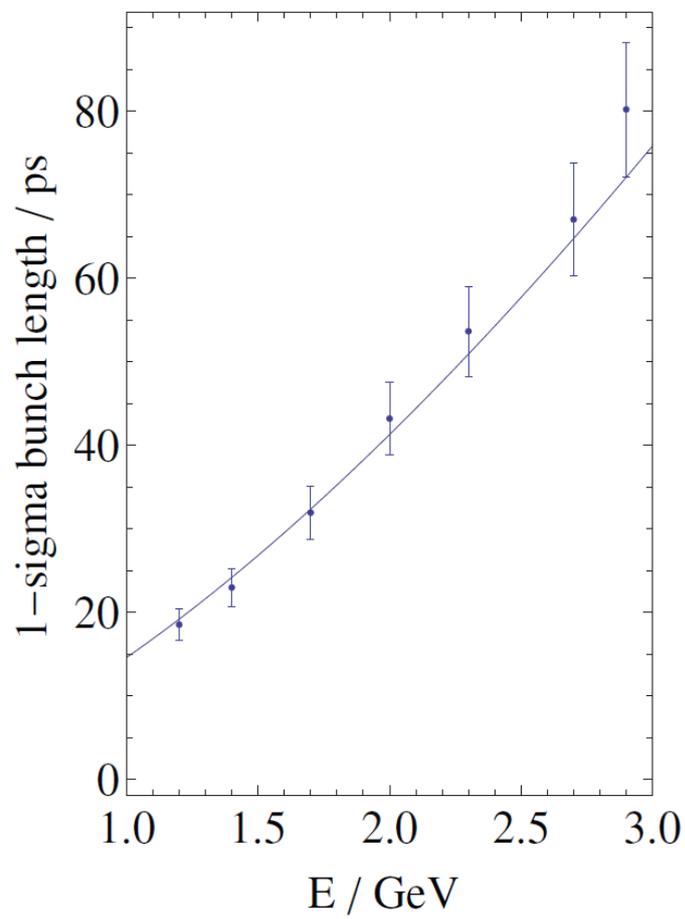
A.1 Bunchlänge von ELSA

Abbildung A.1: Abhängigkeit der Bunchlänge von der Strahlenergie bei ELSA. [6]

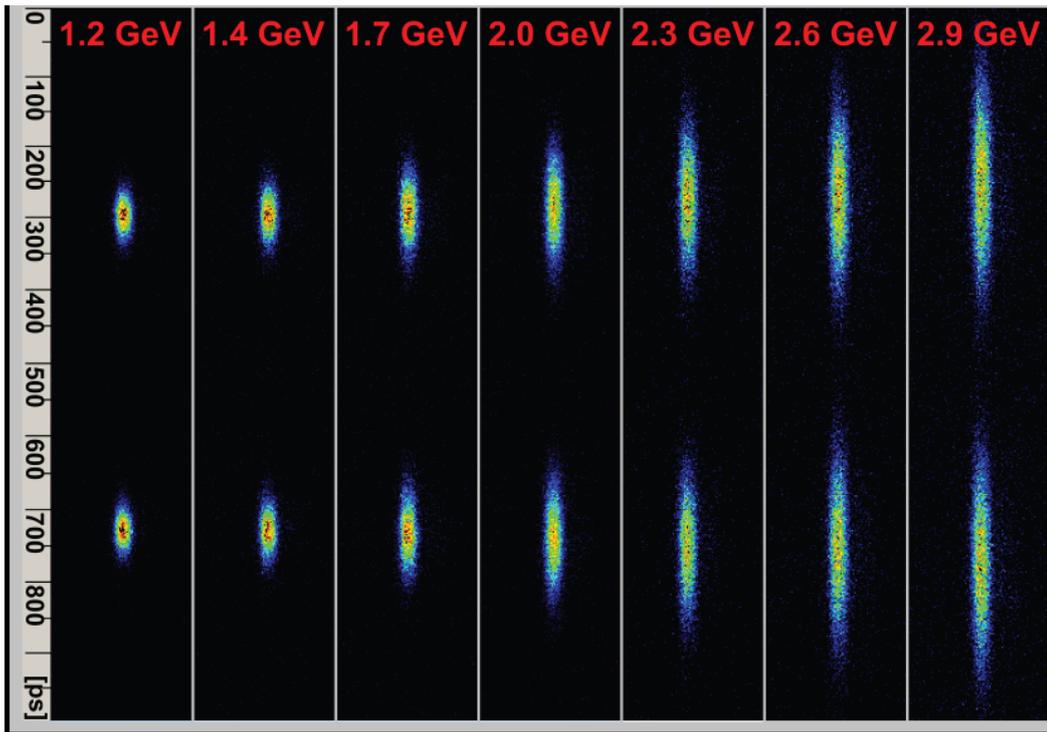


Abbildung A.2: Bunchlänge bei ELSA aufgenommen mit einer sog. Streak-Kamera [6]. In der vertikalen ist der zeitliche Verlauf in ps und in der horizontalen für verschiedene Energien das transversale Profil zu sehen.

A.2 SFP Spezifikation

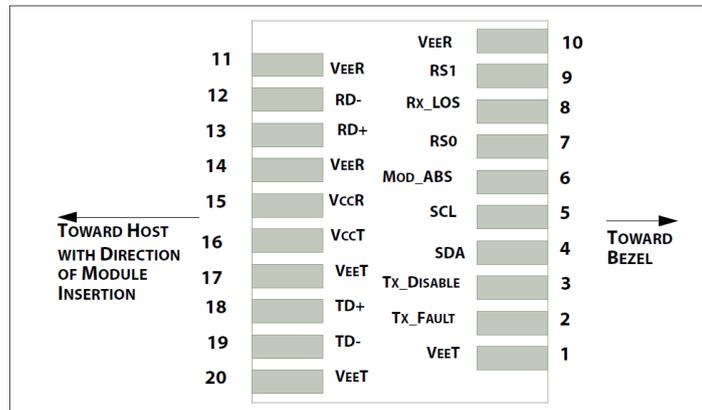


Abbildung A.3: Anschlussbelegung eines GBIC-Moduls [10]

A.3 Weitere Spezifikationen des MAX9601

Propagation Delay (Laufzeit)	500 ps
Propagation Delay Dispersion (Laufzeitänderung)	30 ps
Output Jitter	300 fs ($V_{IN} = 2 V_{pp}$, 50 MHz)
Rise-Time (Anstiegszeit)	200 ps
Einstellbare Hysterese	0 bis 60 mV
Eingangssignalbereich	-2,2 V bis 3,0 V

Tabelle A.1: Weitere Spezifikationen des MAX9601. [16]

A.4 Messaufbau zur Jittermessung

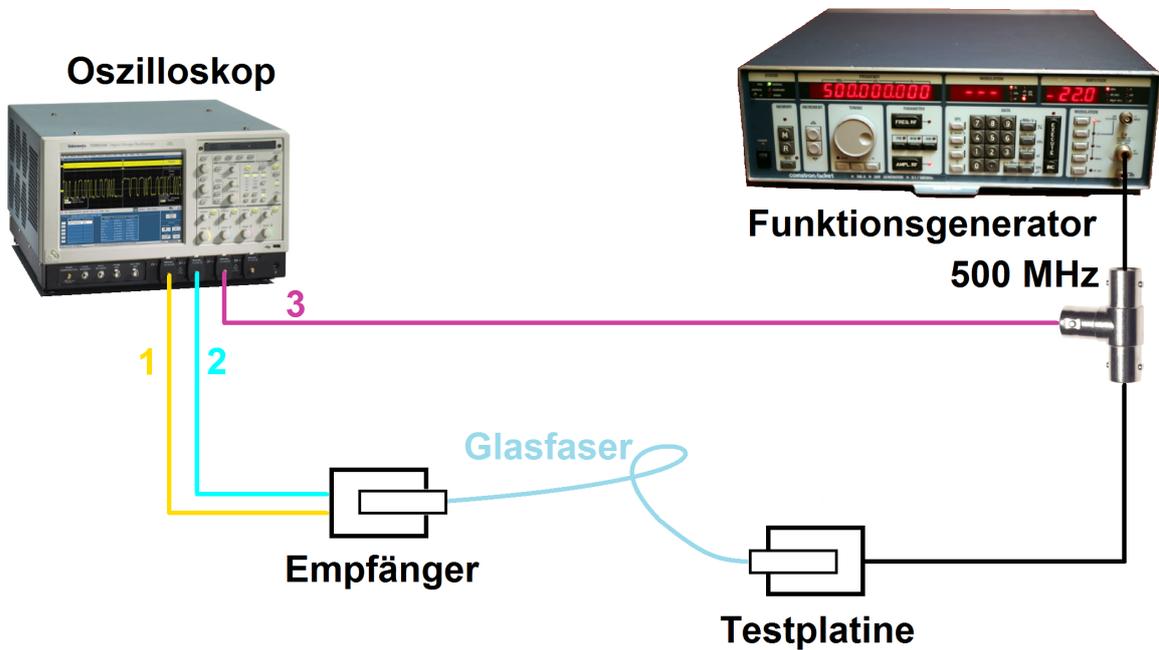


Abbildung A.4: Schematische Darstellung des Messaufbaus

Oszilloskop Tektronix TDS6124C	
True Analog Bandwidth	12 GHz (-3 dB)
Typical Rise Time	35 ps (10-90 %) (typical) 24 ps (20-80 %) (typical)
Max Sample Rate	40 GS/s on 2 channels, 20 GS/s on 4 channels
Timebase Range	25 ps to 40 s/div; Interpolation down to 500 fs/pt
Trigger Jitter (RMS)	<1 ps RMS (typical)
Long-term Sample Rate and Delay Time Accuracy	<2 ppm over any ≥ 100 ms interval
Clock Stability	<1 ppm (typical) <2,5 ppm (guaranteed)
Jitter Noise Floor	420 fs RMS (typical) over 10 μ s duration or less
Delta Time Accuracy	635 fs RMS over < 100 ns duration, typical ¹

Rohde & Schwarz SWM 05	
Frequenzbereich	0,01-18 GHz
Ausgangsleistung	-10 dBm-12 dBm
Spurious signals	Harmonics typ. < -40 dBc for $f < 2,5$ GHz

Tabelle A.2: Ausgewählte Spezifikationen des Oszilloskops und des Signalgenerators.

¹ Test conditions: Sample mode, 500 mV full-scale (50 mV/div) setting, input signal 350 mV with rise time (10 % to 90 %) <50 ps.

Schaltpläne und Bilder der Komponenten

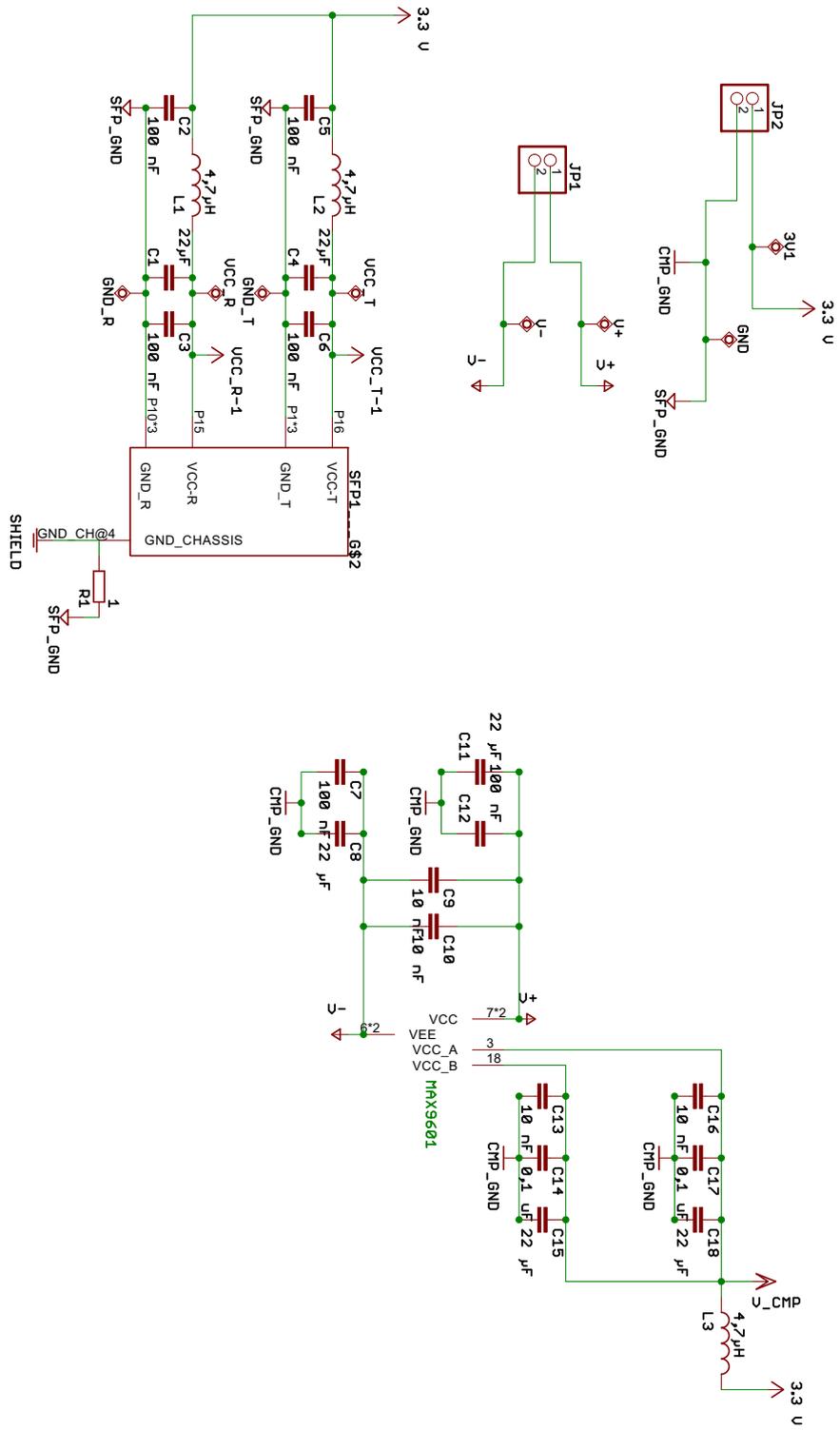


Abbildung B.1: Schaltplan der Testplatte, Stromversorgung

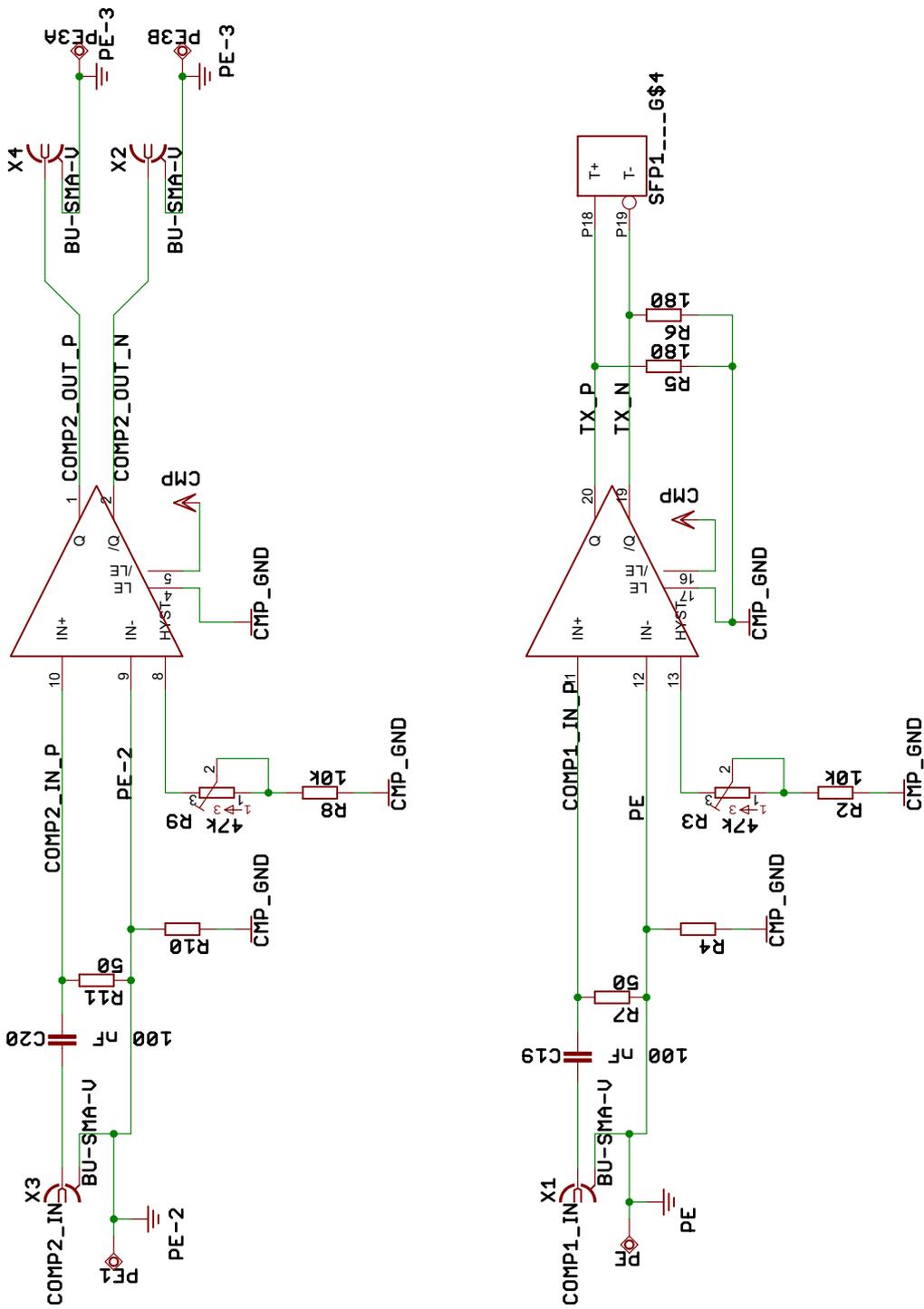


Abbildung B.2: Schaltplan der Testplatine, Komparator

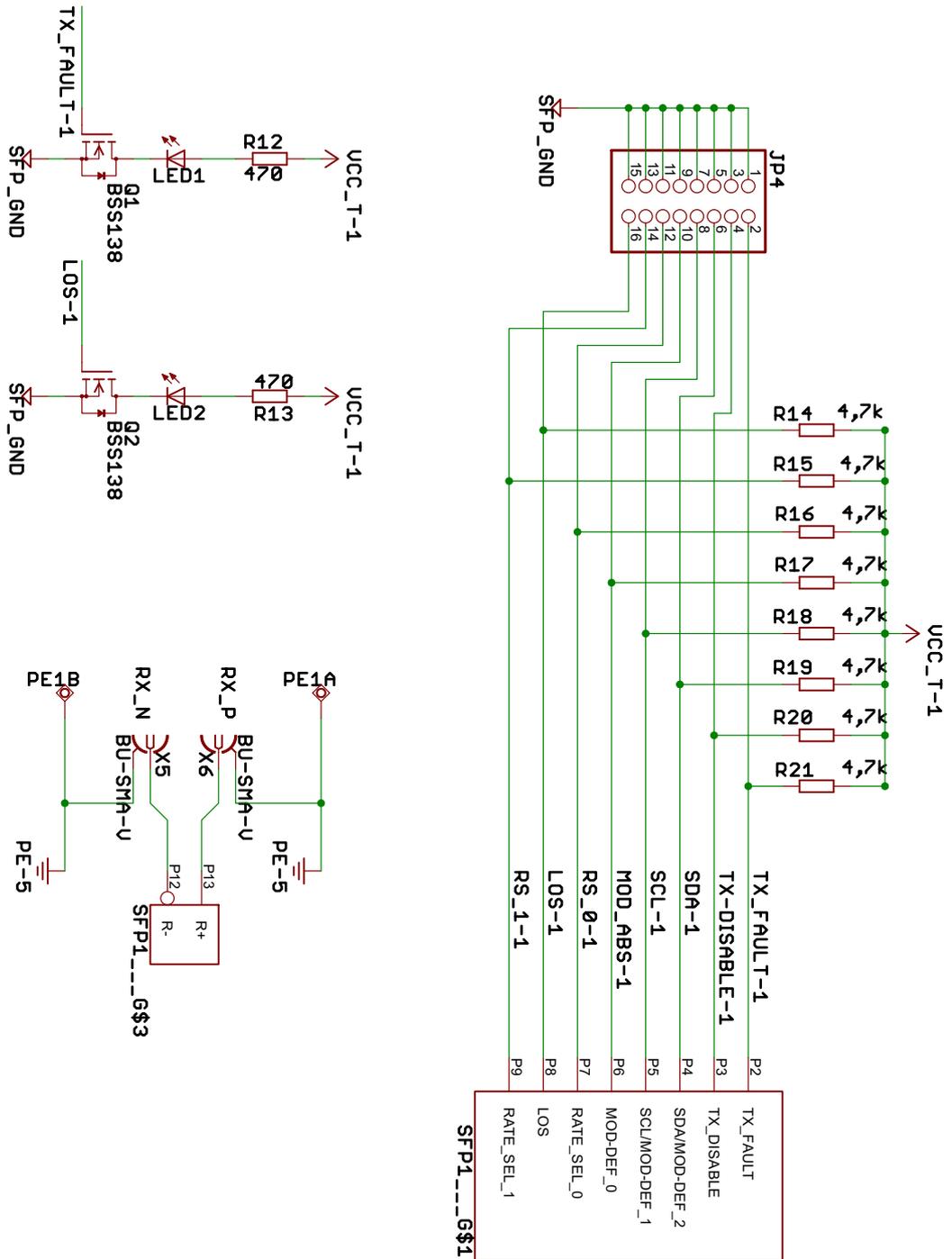


Abbildung B.3: Schaltplan der Testplatine, GBIC

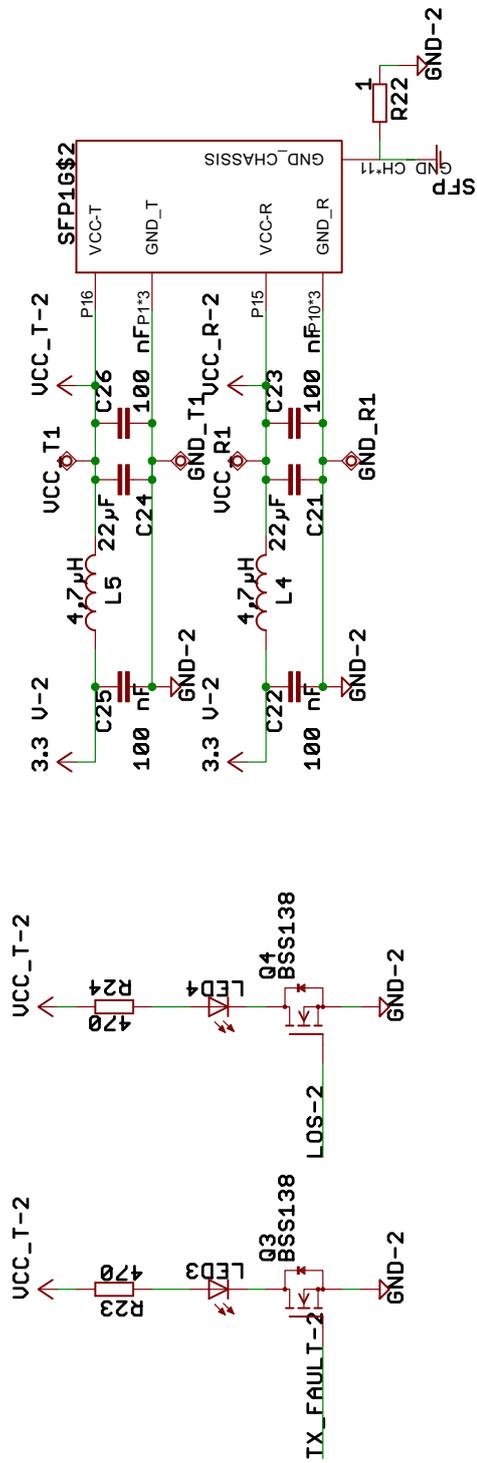
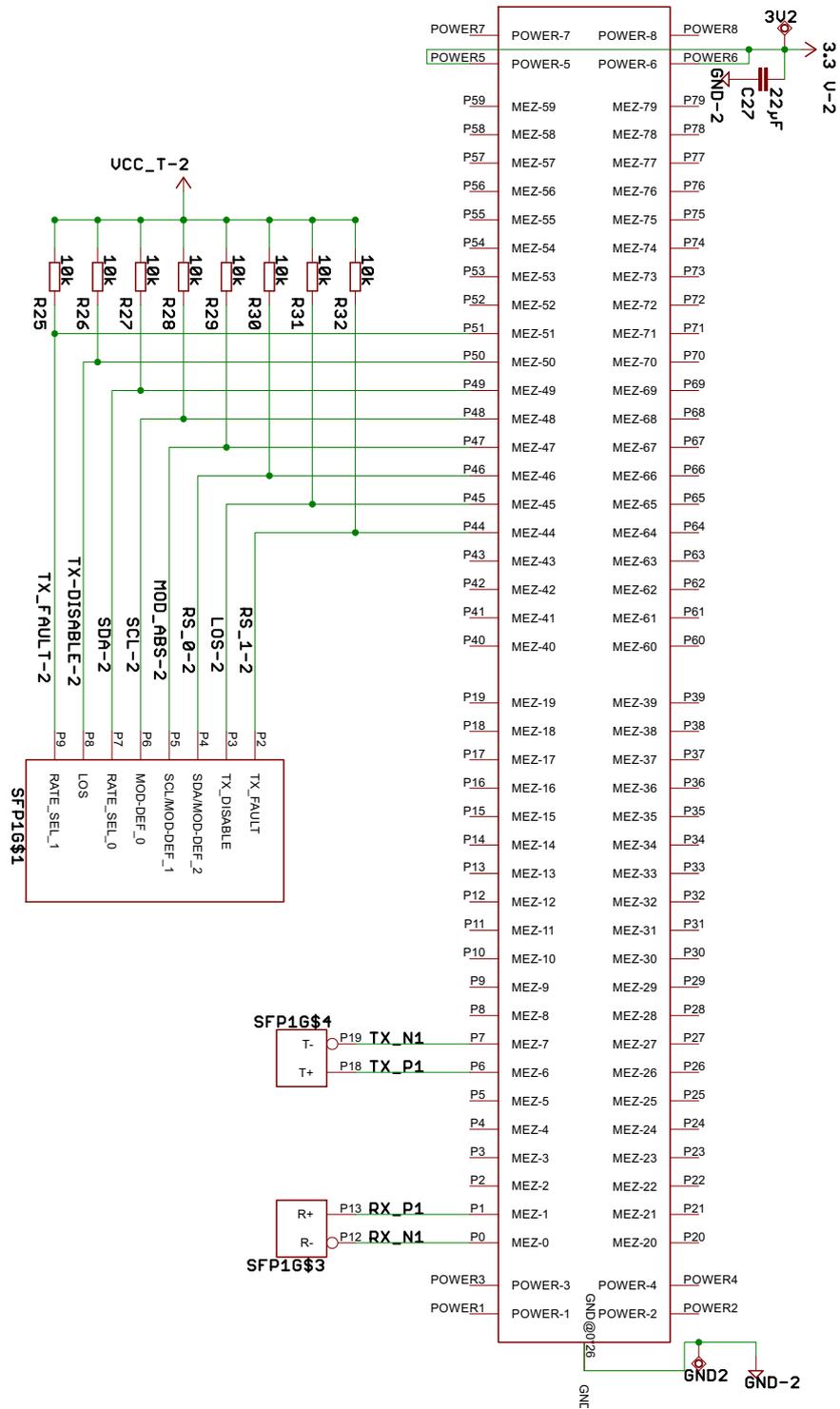


Abbildung B.4: Schaltplan der Mezzanine-Karte, Stromversorgung

Abbildung B.5: Schaltplan der Mezzanine-Karte, Mezzanine-Verbinder



B.1 Bilder der Komponenten

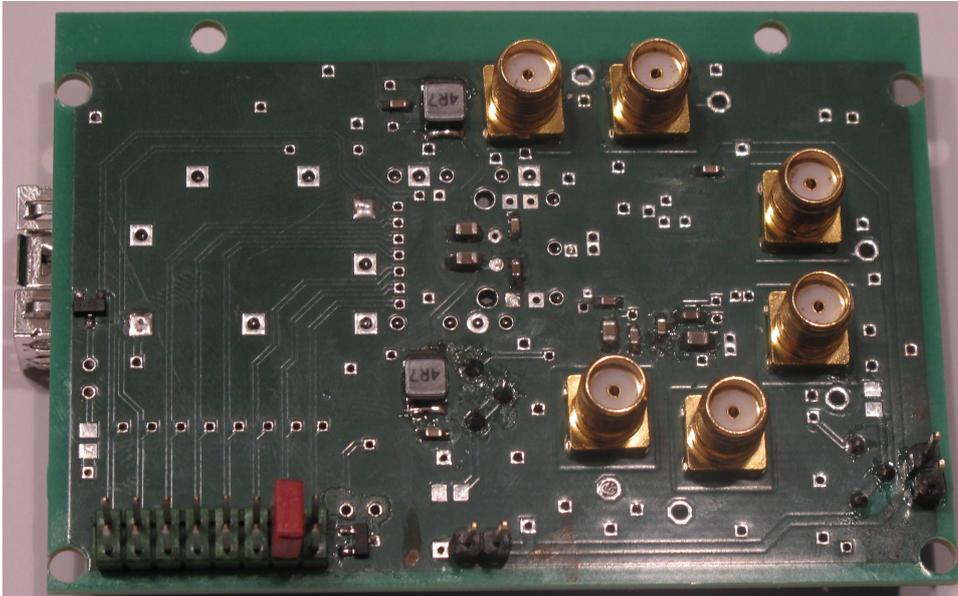


Abbildung B.6: Die Testplatine (Oberseite)

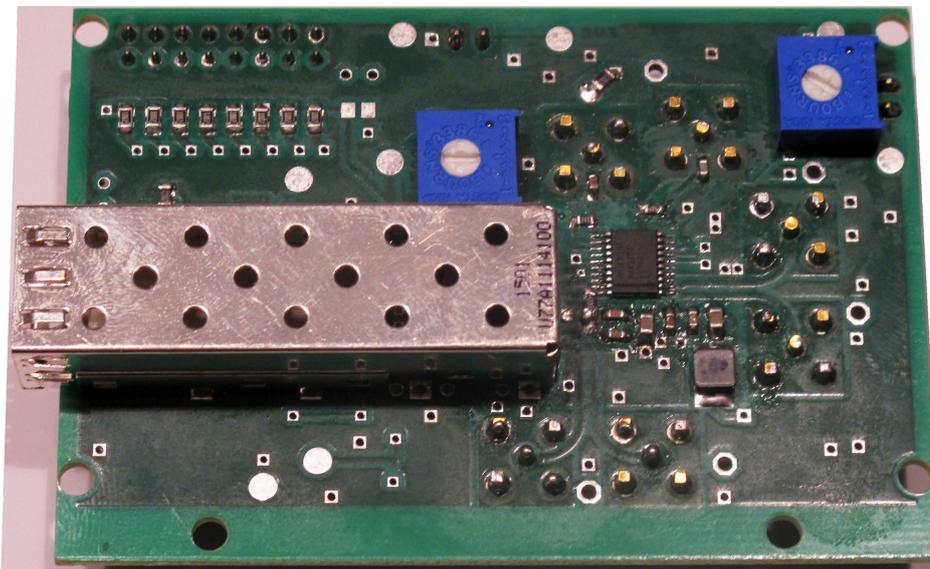


Abbildung B.7: Die Testplatine (Unterseite)

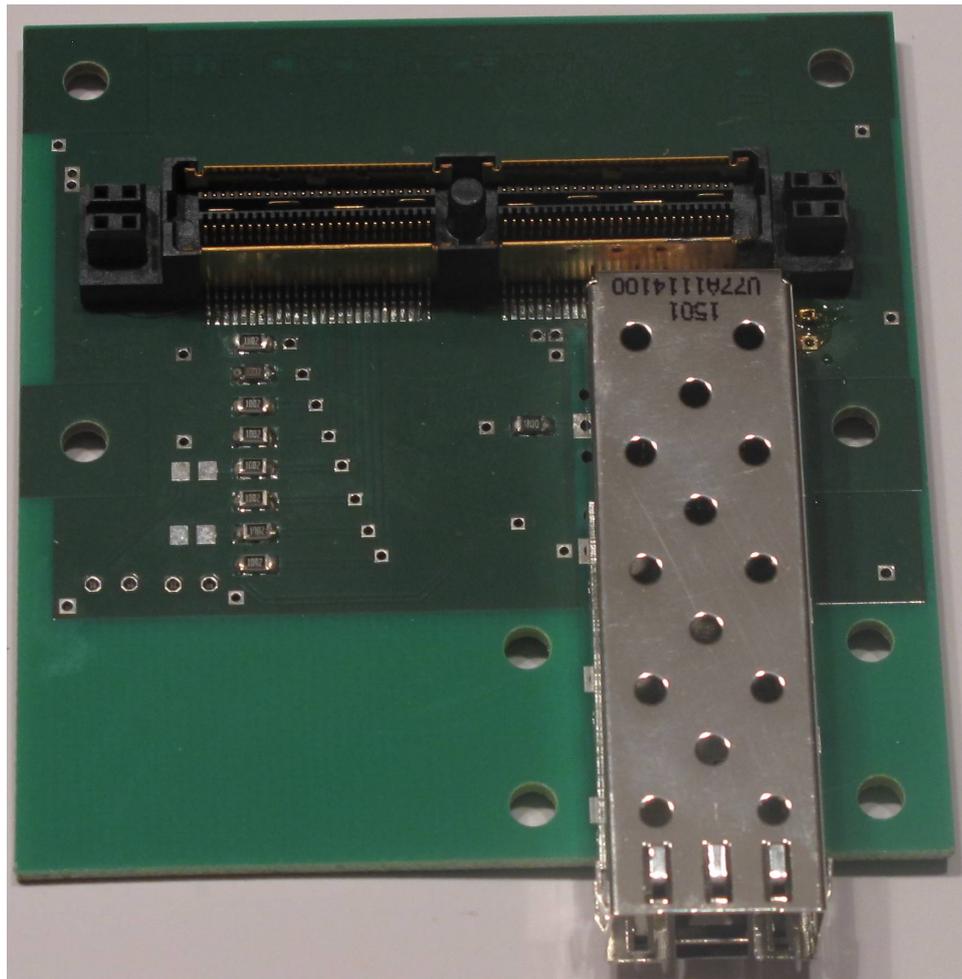


Abbildung B.8: Die Mezzanine-Karte

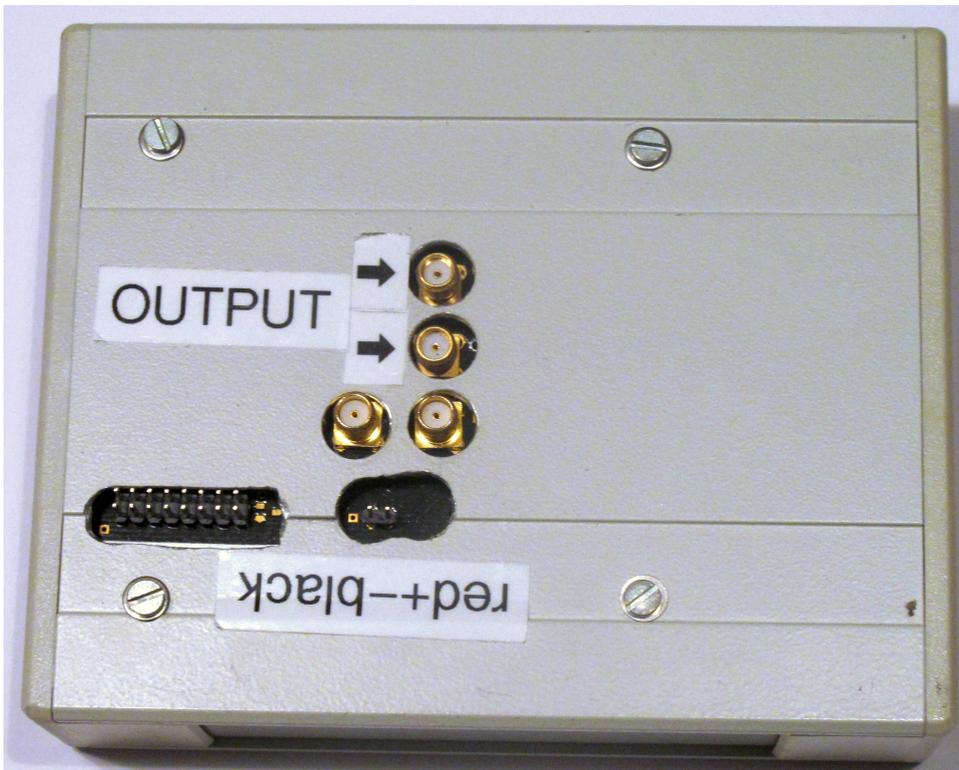


Abbildung B.9: Die Empfängerplatine im Gehäuse.

Literatur

- [1] *Grundriss des Beschleunigers ELSA*, abgerufen am 03.07.15,
URL: <http://www-elsa.physik.uni-bonn.de/Beschleuniger/ELSA-2013-1-en.gif>
(siehe S. 3).
- [2] F. Messi, *The Tagging System of the BGO-OD experiment*, urn:nbn:de:hbz:5n-40284,
Universität Bonn, 2015, URL: <http://hss.ulb.uni-bonn.de/2015/4028/4028.htm>
(siehe S. 5, 29).
- [3] *FPGA based 30ps RMS TDC*, aufgerufen am 03.07.15,
URL: <https://github.com/jobisoft/jTDC> (siehe S. 6, 30).
- [4] Francesco Messi, "*BGO-OD SetUp*", 2014, BGO-OD internal note: BGO-OD-023-2014
(siehe S. 7).
- [5] *Preserving Information of the three spatial electron beam dimensions in one streak camera measurement*, aufgerufen am 03.07.15,
URL: <http://jacowfs.jlab.org/conf/y15/ipac15/prepress/MOPWA023.PDF>
(siehe S. 7).
- [6] *Streak camera imaging at ELSA*,
aufgerufen am 03.07.15,
URL: <http://accelconf.web.cern.ch/AccelConf/IBIC2013/papers/MOPC31.pdf>
(siehe S. 7, 30, 33, 34).
- [7] D. Hammann, *The data acquisition for the BGO-OD experiment*, Doktorarbeit in Vorbereitung,
Universität Bonn, 2015 (siehe S. 7).
- [8] H. H. Johnson und M. Graham, *High-Speed Digital Design a Handbook of Black Magic*, 2000,
ISBN: 978-0471887416 (siehe S. 11, 12).
- [9] *SFP-10G-SR-NT 10Gbase SFP+ Transceiver - Netecs*, aufgerufen am 01.07.15,
URL: http://www.netecs.com/web/cs_docs/SFP-10G-SR-NT.pdf (siehe S. 11).
- [10] *SFF-8431: Specification for SFP+ High Speed Electrical Interface*, aufgerufen am 01.07.15,
URL: <ftp://ftp.seagate.com/sff/SFF-8431.PDF> (siehe S. 13, 17, 21, 34).
- [11] *ELB-VME-VFB6 Modul*, aufgerufen am 03.07.15,
URL: <http://www.elbonn.de/cms/item.php?theme=elb-vme-vfb6&language=de>
(siehe S. 13, 22, 25).
- [12] *Application Note LVPECL/LVDS Termination, Integrated Device Technology Inc.*
aufgerufen am 28.08.15,
URL: <https://www.idt.com/document/apn/lvds-pecl-termination-app-note>
(siehe S. 14).
- [13] P. Horowitz und W. Hill, *The Art of Electronics*, 2015, ISBN: 978-0521809269 (siehe S. 15).

- [14] *Jitter Analysis: The dual-Dirac Model, RJ/DJ, and Q-Scale*, aufgerufen am 03.07.15,
URL: <http://cp.literature.agilent.com/litweb/pdf/5989-3206EN.pdf> (siehe S. 14).
- [15] *INF-8074i: Specification for SFP (Small Formfactor Pluggable) Transceiver*,
aufgerufen am 01.07.15, URL: <ftp://ftp.seagate.com/sff/INF-8074.PDF> (siehe S. 17).
- [16] *Datasheet MAX9601, Maxim Integrated Devices*, aufgerufen am 28.08.15,
URL: <http://datasheets.maximintegrated.com/en/ds/MAX9600-MAX9602.pdf>
(siehe S. 19, 35).
- [17] *HP Webseite: Networking FAQ*, aufgerufen am 01.07.15,
URL: <http://www.hp.com/rnd/support/faqs/mini-GBICs.htm> (siehe S. 19).
- [18] *Cisco 10GBASE SFP+ Modules*, aufgerufen am 01.07.15,
URL: http://www.cisco.com/c/en/us/products/collateral/interfaces-modules/transceiver-modules/data_sheet_c78-455693.pdf (siehe S. 19).
- [19] *Datasheet MAX9601 Evaluation Kit, Maxim Integrated Devices*, aufgerufen am 28.08.15,
URL: <http://datasheets.maximintegrated.com/en/ds/MAX9601EVKIT.pdf>
(siehe S. 20).
- [20] *Avago Application Note 5563: Avago (AFBR-709SMZ, AFCT-701SDZ, AFBR-707SDZ) 10G SFP+ SR, LR, LRM & Altera Stratix-V FPGA Based Transceiver with Adaptive DFE Technology Interoperability Test Report*, aufgerufen am 03.07.15,
URL: www.avagotech.com/docs/AV02-4003EN (siehe S. 25).
- [21] *White Rabbit Synchronization*, aufgerufen am 03.07.15,
URL: <http://www.ohwr.org/projects/white-rabbit/wiki/synchronization>
(siehe S. 32).

Abbildungsverzeichnis

2.1	Grundriss der Elektronen Stretcher Anlage ELSA	3
2.2	BGO-Experiment	4
2.3	Photonenmarkierungsanlage/Tagger	5
2.4	DAQ-System von BGO-OD	7
3.1	Grundaufbau	10
3.2	knee-frequency	11
3.3	PECL Split-Supply	14
3.4	Jitter in digitalen Systemen	15
3.5	Das verwendete SFP-Modul	17
4.1	Stromversorgung beim Split-Supply	20
4.2	Schaltplan der Testplatine, Komparator	21
5.1	Stoerung durch Leuchtstofflampe	26
5.2	Zeitpunkt des Taggertriggersignals nach Kanalindex, mit und ohne Synchronisation	28
5.3	Taggerkanal 97 mit jTDC4Elsa gemessen	29
A.1	Abhängigkeit der Bunchlänge von der Strahlenergie	33
A.2	Bunchlänge mit Streak-Kamera	34
A.3	Anschlussbelegung eines GBIC-Moduls	34
A.4	Schematische Darstellung des Messaufbaus	36
B.1	Schaltplan der Testplatine, Stromversorgung	38
B.2	Schaltplan der Testplatine, Komparator	39
B.3	Schaltplan der Testplatine, GBIC	40
B.4	Schaltplan der Mezzanine-Karte, Stromversorgung	41
B.5	Schaltplan der Mezzanine-Karte, Mezzanine-Verbinder	42
B.6	Die fertige Testplatine, Oberseite	43
B.7	Die fertige Testplatine, Unterseite	43
B.8	Die fertige Mezzanine-Karte	44
B.9	Empfängerplatine mit Gehäuse	45

Tabellenverzeichnis

5.1	Neutralmessung mit Koaxialkabel	24
5.2	Jittermessung 1-Gbit/s- und 10-Gbit/s-Transceiver	25
A.1	Weitere Spezifikationen des MAX9601. [16]	35
A.2	Ausgewählte Spezifikationen des Oszilloskops und des Signalgenerators.	36

Glossar

- Empfängerplatine** Die sog. "Empfängerplatine" dient der Versorgung eines eingeschobenen SFP-Transceivers und der Herausführung seiner Empfänger-Ausgänge auf SMA-Buchsen. Eine Modifikation davon ist die sog. **Mezzanine-Karte**, welche zur Verwendung als Erweiterungskarte für die im BGO-OD-Experiment genutzten FPGA-Boards vorgesehen ist. Eine Abb. ist in B.9 auf S.45 zu sehen. 19, 22, 25, 53
- FR-4** Ein aus Epoxidharz und Glasfasergewebe bestehender Verbundwerkstoff welcher u.a. als Basismaterial für Leiterplatten eingesetzt wird. Die Benennung basiert auf der Einstufung als flammenhemmend (**F**lame **R**etardant) der Klasse 4. 12, 21, 53
- Mezzanine-Karte** Die sog. "Mezzanine-Karte" ist eine Abwandlung der **Empfängerplatine** in das Format einer Erweiterungskarte für die im BGO-OD-Experiment verwendeten FPGA-Boards. Der Name leitet sich von der Bezeichnung des zur Verbindung zweier Leiterplatten verwendeten Steckerformats dem "Mezzanine Connector" ab. Eine Abb. der Mezzanine-Karte ist in B.8 auf S.44 zu sehen. 19, 22, 25, 53
- Rogers RO4350B** Ein von der Rogers Corporation hergestelltes Basismaterial für Leiterplatten mit, u.a. wegen der geringeren Fertigungstoleranzen, besserer Eignung für Hochfrequenzanwendungen als das weitverbreitete **FR-4**. 21
- Testplatine** Die sog. "Testplatine" diente während der Entwicklungsphase zum Test der grundlegenden Funktion der Glasfaser Verbindung sowie des Komparators. Die zwei Eingänge in Form von SMA-Buchsen führen auf jeweils einen Komparator des Typs MAX9601. Der eine Komparatorausgang ist dabei über Buchsen herausgeführt, während der andere mit den Sende-Eingängen eines einschiebbaren SFP-Transceivers verbunden ist. Der Empfänger-Ausgang des SFP-Transceivers ist ebenfalls über Buchsen zugänglich. Während der Strahlzeit diente die Testplatine der Modulation der angeschlossenen ELSA Hochfrequenz auf die Glasfaser. Als Empfänger dieses Signals sind die **Empfängerplatine** oder die **Mezzanine-Karte** vorgesehen. Abbildungen sind auf S.43 zu sehen. 19, 25
- BGO-OD-Experiment** Das BGO-OD-Experiment am Teilchenbeschleuniger ELSA untersucht subnukleare Strukturen mithilfe der Mesonen-Photoproduktion. Der Name setzt sich aus dem für den zentralen Detektor verwendeten Material Bismuthgermanat ($\text{Bi}_4\text{Ge}_3\text{O}_{12}$) sowie der offenen Dipol Konfiguration des dahinter befindlichen Spektrometernagneten zusammen. Weitere Beschreibung siehe Kapitel 2.2. 3, 4
- CERN** Akronym für die Europäische Organisation für Kernforschung. Die Abkürzung leitet sich von Conseil Européen pour la **R**echerche **N**ucléaire, dem gründenden Rat, ab. 32
- CML** Current Mode Logic. Ein digitaler Signalstandard der u.a. bei HDMI Anwendung findet. Weiteres siehe 3.1.2. 13, 17

- ELSA** Elektronen Stretcher Anlage. Ein an der Rheinischen Friedrich-Wilhelms-Universität in Bonn betriebener Teilchenbeschleuniger. 3, 25, 26, 33, 34, 53, 54
- FPGA** Field Programmable Gate Array. 6, 9, 15, 22, 25–27, 54
- GBIC** Gigabit Interface Connector. Älterer Standard für austauschbare Netzwerkmodule. Heute ist u.a. Heute ist u.a. der SFP Standard üblich.. 16
- GRAAL-Experiment** Das Grenoble Anneau Accelérateur Laser Experiment wurde an der European Synchrotron Radiation Facility in Grenoble betrieben. Im Gegensatz zum BGO-OD-Experiment wurden die Photonen mithilfe eines Lasers erzeugt. 5
- HDMI** High Definition Multimedia Interface, ein in der Unterhaltungselektronik weitverbreiteter Standard zur Übertragung von Bild und Ton. 53
- jTDC4ELSA** Eine Anpassung des jTDCv6 die auf eine externe Taktquelle synchronisiert werden kann. Am BGO-OD-Experiment ist dies die Hochfrequenz des Beschleunigers ELSA. Durch Bestimmung des Eintrittszeitpunktes der Strahlpakete in Relation zum globalen Triggersignal soll damit eine Erhöhung der Zeitauflösung erreicht werden. 9, 23, 27–29, 31
- jTDCv6** Ein an der Universität Bonn entwickelter TDC der auf einem Xilinx Spartan 6 FPGA basiert. 6, 54
- LV-PECL** Low Voltage Positive Emitter Coupled Logic. Ein digitaler Signalstandard aus der Familie der emittergekoppelten Logik (Emitter Coupled Logic. Weiteres siehe 3.1.2. 13
- LV-TTL** Die Transistor-Transistor Logic bezeichnet eine Logik-Familie in der Schaltungstechnik. Eine Unterklasse, bei der durch die Verwendung ein geringerer Leistungsbedarf und höhere Schaltfrequenzen erzielt werden können, ist Low Voltage TTL. 17
- MOMO** Monitor of Mesonic Observables. 5
- MRPC** Multi-Gap Resistive Plate Chamber. 6
- MWPC** Multiwire Proportional Chamber. 5
- Open-Collector** Mit Open Collector bezeichnet man in der Regel einen spezielle Topologie eines Digitalausgangs. Die Ausgangsstufe besteht dabei aus einem NPN Transistor dessen Kollektor mit dem Ausgang des ICs und dessen Basis mit Masse verbunden ist. Ist der Ausgangstransistor im leitenden Zustand so wird der Ausgangspin auf ein niedriges Potential gezogen. Im nichtleitenden Zustand existiert, bis auf die Leckströme, keine Verbindung zu einem definierenden Potential. Deshalb muss extern ein Pull-Up-Widerstand vorgesehen werden. Zu den Vorteilen dieses Aufbaus zählt die Möglichkeit einer direkten Verbindung mehrerer Ausgänge ("Wired-OR") oder mit anderen Signalpegeln. 17
- PLL** englisch: Phase Locked Loop, deutsch: Phasenregelschleife. Eine Form von Oszillator dessen Phasenlage (und damit Frequenz) auf einen festen Wert in Bezug zu einem Eingangssignal geregelt wird. Hierbei kommt auch ein Filter zum Einsatz der im Besten Fall die Stabilität des Taktsignals erhöht. 9, 15, 18, 22, 25, 27, 55

PLL-Lock Bei erfolgreicher Synchronisation einer PLL auf ihr Eingangssignal spricht man von einem PLL-Lock. 25

Pull-Up-Widerstand Als Pull-Up-Widerstand bezeichnet man die Verbindung eines Signals mit einem höheren Potential. In der Regel erfolgt diese zur Betriebsspannung und dient Festlegung des Potentials in Phasen während keine anderen treibenden Komponenten verbunden oder in einem hochohmigen Zustand sind. 17, 54

SciFi2 Scintillating Fibres (2). 5

SciRi Scintillating Ring. 6

SFP Der *Small Form-factor Pluggable* (SFP) Standard und seine Erweiterung SFP+ sind zwei in der Netzwerktechnik verbreitete Standards für spezielle Erweiterungsmodule. Diese dienen der physischen Bereitstellung einer Datenverbindung auf Basis von Lichtleitern oder Kupferkabeln. Eine genauere Beschreibung ist in 3.2.2 zu finden. first. 16, 53, 54

TDC Time to Digital Converter. Ein Gerät zum Umwandeln des zeitlichen Abstandes zweier Signale in einen digitalen Wert. 6, 54

TSSOP Thin Shrink Small Outline Package. Ein Gehäusetyp für elektronische Bauteile zur Oberflächenmontage. Der Pinabstand beträgt in der Regel 0,65 mm. 19

Ich versichere, dass ich diese Arbeit selbstständig verfasst und keine anderen als die angegebenen Quellen und Hilfsmittel benutzt sowie die Zitate kenntlich gemacht habe.

Bonn,
Datum

.....
Unterschrift